

통합형 디바이스 보호 및 시스템 모니터링 기능을 갖춘  
고전압 자체 구동형 하프 브리지 모터 드라이버

## 제품의 주요 특징

### 최고 성능 및 설계 유연성

- 최대 98% 효율성을 가진 완전 통합형 하프 브리지 스테이지
  - 정격 연속 RMS 전류에서 외부 히트 싱크 제거
- 600V N-채널 전원 FREDFET
  - 매우 부드러운 고속 회복 다이오드
- 정확한 순간 위상 전류 정보 출력(BRD126X)
  - 외부 감지 및 증폭 회로 제거
- 자체 바이어스된 로우 사이드 및 하이 사이드 드라이버
  - 보조 파워 서플라이 불필요
- 소형 풋프린트 표면 장착 inSOP-24C 패키지
  - PCB를 통해 히트싱크가 가능한 노출 패드
- 제어된 FREDFET 스위칭 속도로 EMI 감소

### 안전성 및 신뢰성 기능 강화

- 두 개의 FREDFET에 대해 조정 가능한 사이클별 current limit
  - 고장 안전 동작
- 내부 이중 레벨 써멀 과부하 보호
- 자가 구성형 시스템 레벨 모니터링 입력
  - 4레벨 DC 버스 저전압
  - DC 버스 과전압
  - 시스템 온도
- 적응형 데드 타임
- 동시 도통 록아웃 보호

### 상태 인터페이스

- 양방향 버스 연결 오픈 드레인 단일 와이어 인터페이스
- 시스템 MCU로 상태 업데이트
  - 작동 시작 성공
  - 내부 과전류 또는 과열 이상
  - 시스템 레벨 이상
  - 장치 ID 포함
- 시스템 MCU를 통한 상태 쿼리
- 시스템 MCU를 통해 장치 고장 리셋

### 애플리케이션

- 2상 또는 3상 고전압 PM 및 BLDC 모터 드라이브
  - 최대 400W 일반 인버터 출력 전력
- 식기 세척기와 냉장고 포함 전자제품
- 고효율 에어컨에 사용되는 콘덴서 팬

### 설명

BridgeSwitch™ 통합형 하프 브리지 제품군은 고전압 인버터 구동 2상 또는 3상 PM 또는 BLDC 모터 드라이브의 개발 및 생산을 획기적으로 단순화합니다. 이 제품은 로우 사이드 및 하이 사이드 드라이버가 포함된 두 개의 고전압 N-채널 전력 FREDFET를 한 개의 단일 소형 패키지에 통합합니다. 내부 전원 FREDFET는 하드 스위치 인버터 드라이브에 이상적으로 적합한 매우 부드러운 초고속 다이오드를 제공합니다. 드라이버 둘 다 외부 보조 파워 서플라이가 필요 없는 자체 구동식입니다. BridgeSwitch는 센서리스 콘트롤 방식의 구현을 단순화하는 고유의 동시 위상 전류 출력 신호를 제공합니다. 로우 프로파일의 소형 풋프린트 표면 장착 패키지는 확장된 연면거리를 제공하고, 인쇄 회로 기판을 통해 두 개의 전력 FREDFET 히트싱크를 허용합니다.

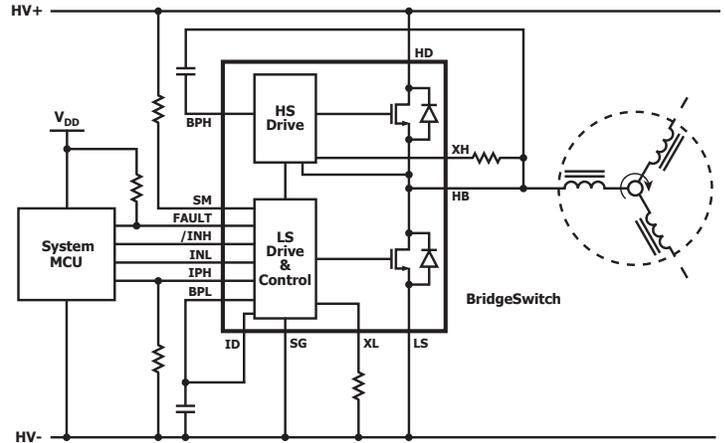


그림 1. 일반적인 3상 인버터 회로도(BRD126X)

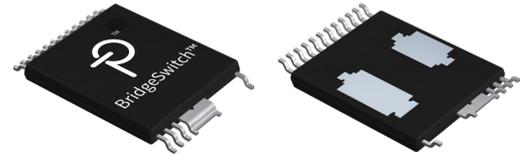


그림 2. inSOP-24C 패키지(윗면 및 아랫면)

## 제품군

제품 <sup>3</sup>	FREDFET DC 출력 전류 <sup>1</sup>	연속 위상 RMS 전류 <sup>2</sup>
<b>BRD1160C/BRD1260C</b>	1.0A	0.22A
<b>BRD1161C/BRD1261C</b>	1.7A	0.50A
<b>BRD1163C/BRD1263C</b>	3.0A	0.75A
<b>BRD1165C/BRD1265C</b>	5.5A	1.00A
<b>BRD1167C/BRD1267C</b>	11.5A	1.33A

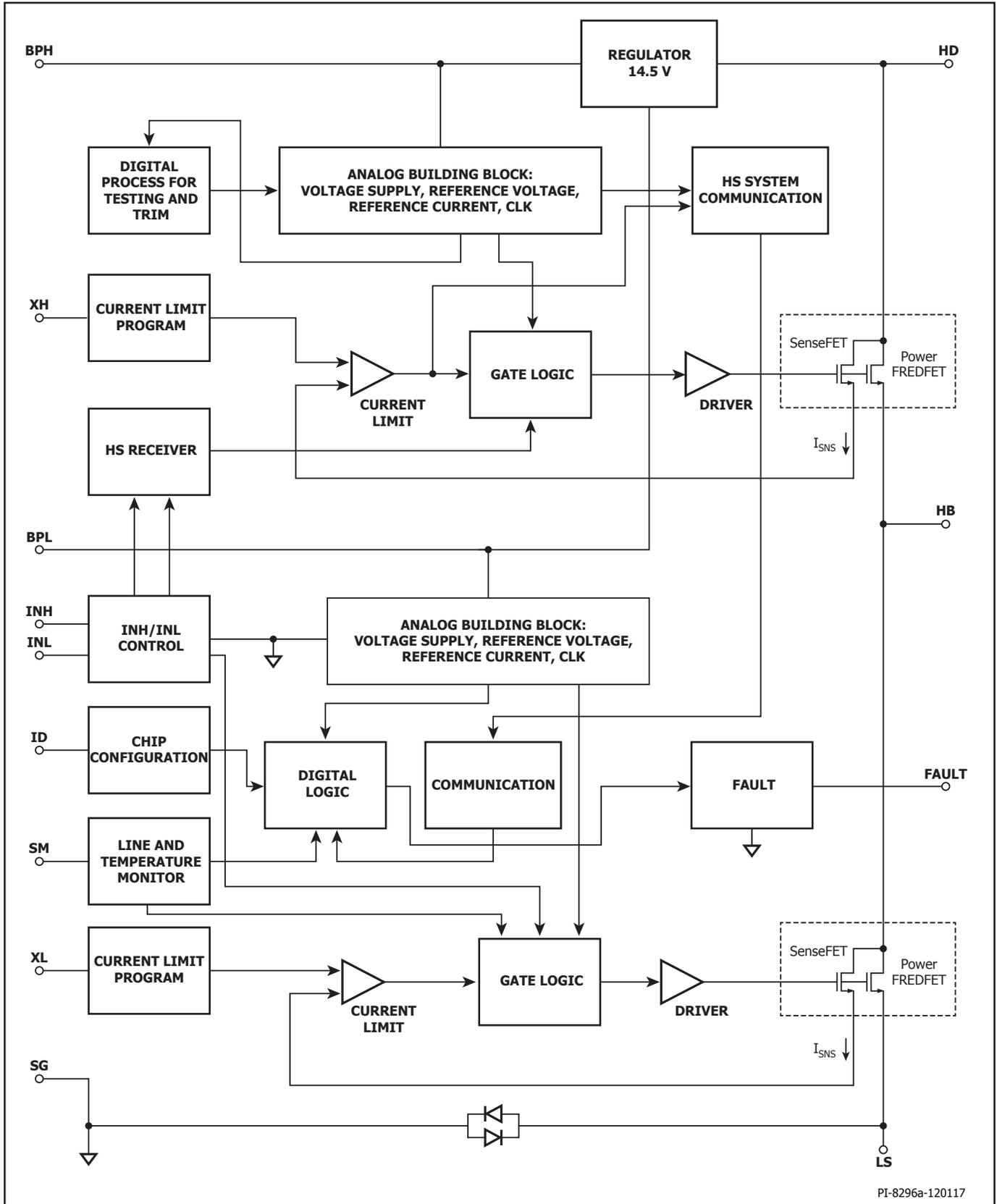
표 1. 제품군

참고:

- 25°C 케이스 및 125°C 정선 온도에서 계산된 FREDFET당 연속 DC 출력 전류. 일반적으로 내부 회로에 의해 제한됩니다.
- 연속 위상 RMS 전류, 내부 자체 구동식, 340V 버스, 12kHz 하이 사이드 PWM의 사다리꼴 커뮤테이션, 50°C 케이스 온도 상승으로 PCB 히트싱크.
- 패키지: inSOP-24C.

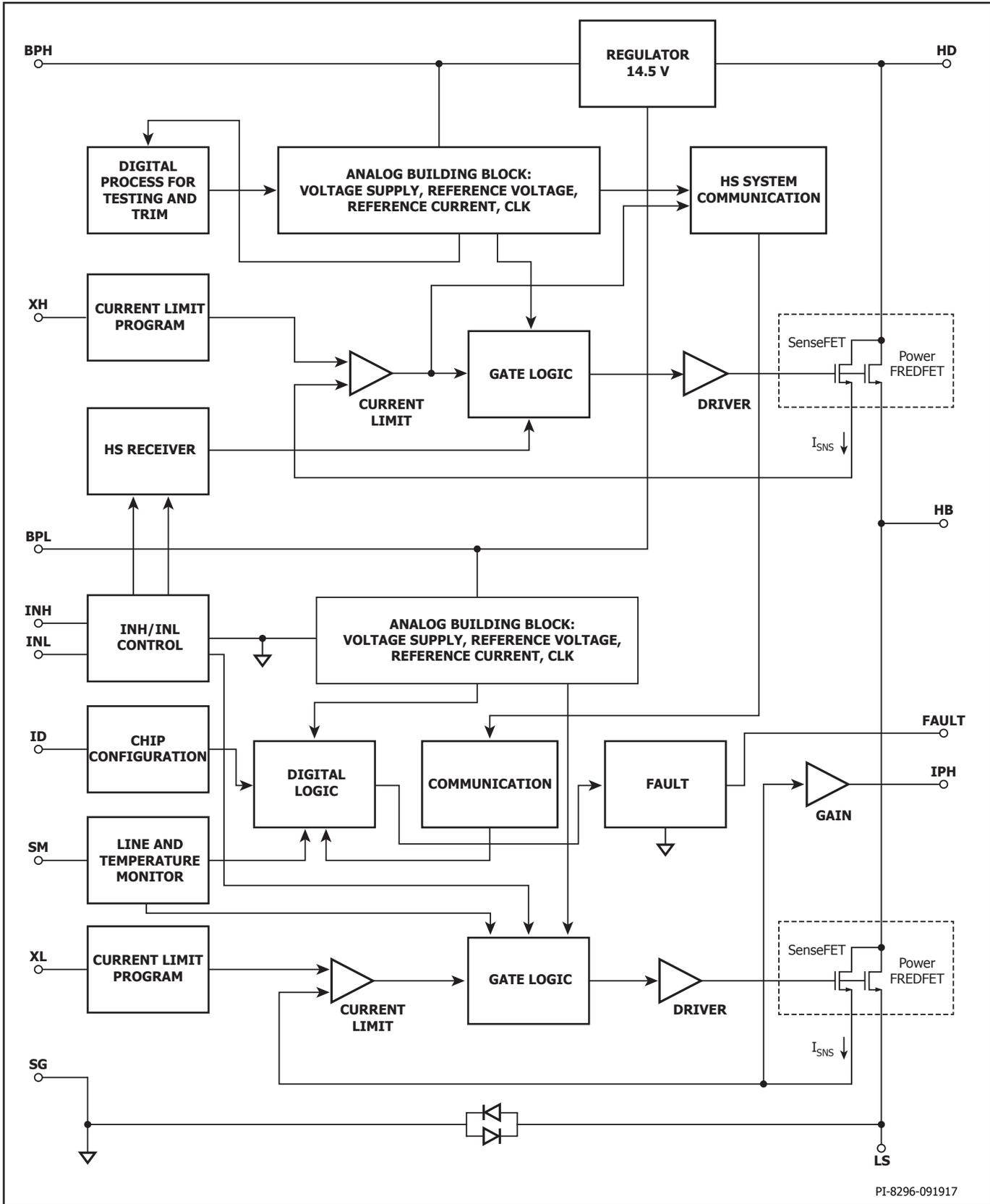
BridgeSwitch는 내부 고장 보호 기능과 외부 시스템 레벨 모니터링 기능을 제공합니다. 내부 고장 보호 기능에는 두 개의 FREDFET에 대한 사이클별 current limit과 두 개 레벨의 써멀 과부하 보호 장치가 포함됩니다. 외부 시스템 레벨 모니터링에는 4개의 저전압 레벨과 한 개의 과전압 레벨로 감지하고, NTC와 같은 외부 센서로 구동하는 DC 버스가 포함됩니다. 양방향 버스 연결 단일 와이어 상태 인터페이스는 관찰한 상태 변화를 보고합니다.

# BridgeSwitch



PI-8296a-120117

그림 3. 기능 블록 다이어그램 BRD116X



PI-8296-091917

그림 4. 기능 블록 다이어그램 BRD126X

## 핀 기능 설명

### HIGH-SIDE DRAIN(HD) 노출 패드

HD 노출 패드는 하이 사이드 파워 FREDFET 드레인 연결에 대한 전기 연결입니다. 내부 로우 사이드 및 하이 사이드 자체 구동식 회로의 입력이기도 합니다.

### EXTERNAL CURRENT LIMIT LOW-SIDE(XL) 핀(핀 1)

이 핀은 저항에 연결되어 로우 사이드 파워 FREDFET에 대한 사이클별 current limit을 설정합니다.

### PHASE CURRENT OUTPUT(IPH) 핀(핀 2, BRD126X)

이 핀은 소신호 저항에 연결되어 로우 사이드 FREDFET 드레인 전류 정보를 제공합니다. 이 기능을 사용하지 않을 경우 핀을 플로팅 상태로 두어야 합니다. BRD116X에서는 해당 기능을 사용할 수 없습니다.

### SIGNAL GROUND(SG) 핀(핀 3 및 10)

이 핀은 로우 사이드 컨트롤러 소신호 핀과 시스템 마이크로 컨트롤러의 그라운드 기준 연결입니다.

### BYPASS LOW-SIDE(BPL) 핀(핀 4)

이 핀은 로우 사이드 컨트롤러와 FREDFET 게이트 드라이버의 외부 바이패스 커패시터에 연결됩니다.

### CONTROL INPUT LOW-SIDE(INL) 핀(핀 5)

로우 사이드 파워 FREDFET에 대한 액티브 하이 로직 레벨 컨트롤 입력입니다.

### CONTROL INPUT HIGH-SIDE(/INH) 핀(핀 6)

하이 사이드 파워 FREDFET에 대한 액티브 로우 로직 레벨 컨트롤 입력입니다.

### STATUS COMMUNICATION(FAULT) 핀(핀 7)

이 오픈 드레인 핀은 시스템 마이크로 컨트롤러의 I/O 포트에 연결되어 상태 업데이트를 제공합니다. 이 기능을 사용하지 않을 경우 핀을 SIGNAL GROUND에 연결해야 합니다.

### SYSTEM MONITOR(SM) 핀(핀 8)

이 핀은 자체 구성 시스템 모니터 입력입니다. 파워 업 시 저항이 고전압 버스에 연결되어 있으면 고전압 버스 센싱 입력으로 자체 구성됩니다. 파워 업 시 저항이 SYSTEM GROUND에 연결되어 있으면 외부 온도 센싱 입력으로 자체 구성됩니다. 이 기능을 사용하지 않을 경우 핀을 SIGNAL GROUND에 연결해야 합니다.

### 디바이스 ID(ID) 핀(11)

이 핀은 파워 업 시 디바이스 ID를 프로그래밍합니다.

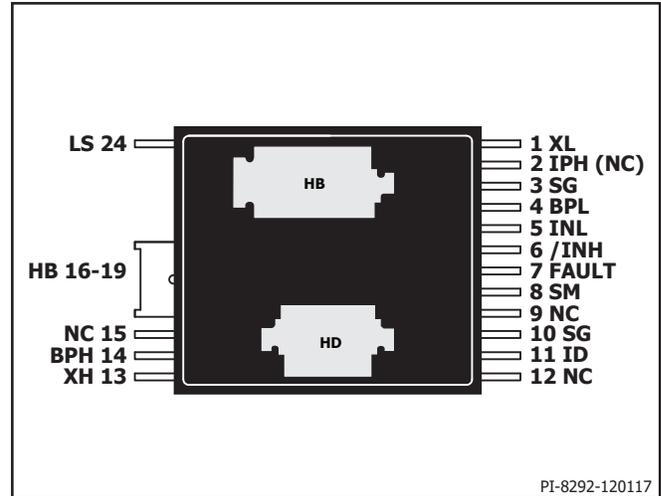


그림 5. 핀 구성(아랫면)

### EXTERNAL CURRENT LIMIT HIGH-SIDE(XH) 핀(핀 13)

이 핀은 저항에 연결되어 하이 사이드 파워 FREDFET에 대한 사이클별 current limit을 설정합니다. 저항은 HALF BRIDGE CONNECTION을 기준으로 합니다.

### BYPASS HIGH-SIDE(BPH) 핀(핀 14)

이 핀은 하이 사이드 FREDFET 게이트 드라이버를 위한 외부 바이패스 커패시터에 연결됩니다. 커패시터는 HALF BRIDGE CONNECTION을 기준으로 합니다.

### HALF-BRIDGE CONNECTION(HB)(핀 16-19)

이 핀은 하이 사이드 파워 FREDFET의 소스와 로우 사이드 파워 FREDFET의 드레인에 연결됩니다. BYPASS HIGH-SIDE 및 EXTERNAL CURRENT LIMIT HIGH-SIDE 핀에 대한 기준이 되기도 합니다.

### LOW-SIDE SOURCE(LS)(핀 24)

이 핀은 로우 사이드 파워 FREDFET 소스 연결 핀입니다. Kelvin 연결을 통해 SIGNAL GROUND에 연결됩니다.

### NOT CONNECTED(NC) 핀(핀 2(BRD116X에만 해당) 9, 12, 15)

이 핀은 연결되어 있지 않으므로 플로팅 상태로 두어야 합니다. 핀 2는 BRD116X에만 적용됩니다.

## BridgeSwitch 기능 설명

BridgeSwitch는 2개의 고전압 파워 FREDFET, 게이트 드라이버 및 컨트롤러를 단일 패키지로 결합합니다. FREDFET은 하프 브리지 구성으로 연결되어 다이오드 구조(매우 부드러운 초고속 다이오드)가 하드 스위칭 인버터 기반 모터 드라이버에 이상적하도록 만들어줍니다.

외부 부품을 줄이기 위해 드라이브 컨트롤러는 통합형 고전압 전류 소스를 갖추고 있어 고전압 DC 버스로부터 직접 전류를 끌어올 수 있습니다. 하이 사이드 컨트롤러는 하이 사이드 상태 업데이트를 로우 사이드 컨트롤러에 제공하여 순간 위상 전류 출력 신호를 생성합니다 (BRD126X). 이 고유한 기능으로 센서리스 모터 컨트롤 방식을 구현할 수 있습니다. 또한 컨트롤러는 FREDFET 턴오프가 턴온보다 빠르도록 보장하여 쉘 성능과 EMI 사이에 최적의 균형을 유지합니다.

BridgeSwitch는 양방향 버스 방식의 단일 와이어 상태 인터페이스를 통해 통합형 고장 보호 및 시스템 레벨 모니터링을 제공합니다. 내부 고장 보호 기능에는 두 개의 FREDFET에 대한 사이클별 current limit뿐만 아니라 두 개 레벨의 쉘 과부하 보호 기능이 포함됩니다. BridgeSwitch는 정교한 DC 버스 센싱 기능을 통해 4개의 저전압 레벨 및 한 개의 과전압 레벨을 제공하며 NTC와 같은 외부 센서도 지원할 수 있습니다. 그림 3은 주요 기능과 함께 디바이스의 기능 블록 다이어그램을 보여줍니다.

### BYPASS LOW-SIDE 핀 및 HIGH-SIDE 핀 레귤레이터

BYPASS LOW-SIDE 핀과 BYPASS HIGH-SIDE 핀은 BYPASS LOW-SIDE 핀 커패시터와 BYPASS HIGH-SIDE 핀 커패시터를 각각  $V_{BPL}$  및  $V_{BPH}$ 로 충전하는 내부 레귤레이터를 갖추고 있습니다. HIGH-SIDE DRAIN에 연결된 전류 소스는 BYPASS LOW-SIDE 커패시터를 충전합니다. HIGH-SIDE DRAIN에 연결된 다른 전류 소스는 로우 사이드 파워 FREDFET이 턴온 될 때마다 BYPASS HIGH-SIDE 커패시터를 충전합니다. 두 개의 전류 소스는 HD 핀 전압이  $V_{HD(START)}$  (최소 50V)에 도달하면 충전을 시작합니다. BYPASS LOW-SIDE 및 BYPASS HIGH-SIDE 핀은 로우 사이드 및 하이 사이드 컨트롤러와 게이트 드라이버에 대한 내부 공급 전압 노드입니다. 로우 사이드 또는 하이 사이드 파워 FREDFET이 켜지면 디바이스는 각각 BYPASS LOW-SIDE 핀 커패시터 또는 BYPASS HIGH-SIDE 핀 커패시터에 저장된 에너지로 동작합니다.

또한, 전류가 저항을 통해 외부 DC 소스로부터 BYPASS LOW-SIDE 핀과 BYPASS HIGH-SIDE 핀으로 제공될 때, 션트 레귤레이터는 BYPASS LOW-SIDE 핀을  $V_{BPL(SHUNT)}$ 에, BYPASS HIGH-SIDE 핀을  $V_{BPH(SHUNT)}$ 에 클램핑합니다(그림 6에서  $R_{SL}$  및  $R_{SH}$  참조). 외부 공급 전압  $V_{SUP}$ 는 바이패스 션트 레귤레이터 전압  $V_{BPH(SHUNT)}$ 와 부트 스트랩 다이오드  $D_{SH}$ 의 전압 강

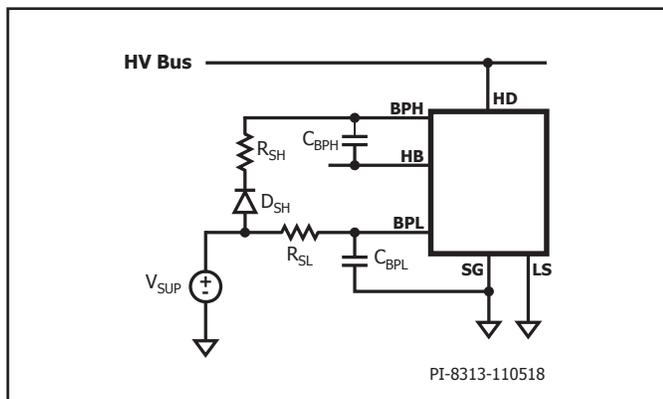


그림 6. 외부 BPL 핀 및 BPH 핀 파워 서플라이 예

하를 더한 값보다 큼니다. 일반 값은  $V_{SUP} = 17V$ 입니다. 저항  $R_{SL}$  및  $R_{SH}$ 는 외부 공급 전류를 12mA 미만으로 제한합니다(1.5-2mA 권장). 별도의 디바이스에서 직접 BPL 핀 또는 BPH 핀을 단락시키는 것은 권장하지 않습니다.

### BYPASS LOW-SIDE 핀 및 HIGH-SIDE 핀 저전압 기준점(Threshold)

정상 상태 동작 중에 BYPASS LOW-SIDE 핀 전압 또는 BYPASS HIGH-SIDE 핀 전압이 각각  $V_{BPL} - V_{BPL(HYST)}$  또는  $V_{BPH} - V_{BPH(HYST)}$  아래로 떨어지면, BYPASS LOW-SIDE 핀과 BYPASS HIGH-SIDE 핀 저전압 회로는 각각의 파워 FREDFET을 비활성화합니다. BYPASS LOW-SIDE 핀 전압 또는 BYPASS HIGH-SIDE 핀 전압이 이 기준점(threshold) 아래로 내려가면 파워 FREDFET 스위칭을 활성화하기 위해 각각  $V_{BPL}$  또는  $V_{BPH}$ 로 다시 올려야 합니다.

### BYPASS LOW-SIDE 핀 및 HIGH-SIDE 핀 커패시터 선택

BYPASS LOW-SIDE 핀 및 BYPASS HIGH-SIDE 핀에 연결된 커패시터는 로우 사이드 및 하이 사이드 컨트롤러에 대한 바이어스 전류를 공급하고 로우 사이드 또는 하이 사이드 파워 FREDFET을 턴온시키는 데 필요한 게이트 전하를 제공합니다. BYPASS HIGH-SIDE 핀 커패시터는 하이 사이드 커뮤테이션 듀티 비와 PWM 주파수의 함수인 시간 간격에 따라 하이 사이드 컨트롤러 바이어스 전류를 공급합니다. 이 시간 간격 동안 BYPASS HIGH-SIDE 핀 커패시터에서 권장되는 최대 전압 리플은 250mV입니다. 바이패스 로우 사이드 및 바이패스 하이 사이드 모두에 필요한 최소 커패시턴스 값은 0.33 $\mu$ F입니다. 권장 바이패스 로우 사이드 커패시턴스는 1 $\mu$ F입니다.

리플 전압을 250mV보다 작게 유지하는 데 필요한 바이패스 하이 사이드 커패시턴스는 주어진 애플리케이션 동작 조건에 따라 결정됩니다. 그림 7은 하이 사이드 커뮤테이션 듀티 비  $D_{HS}$  및 PWM 주파수의 함수인 최소 권장 BYPASS HIGH-SIDE 핀 커패시턴스를 보여줍니다.

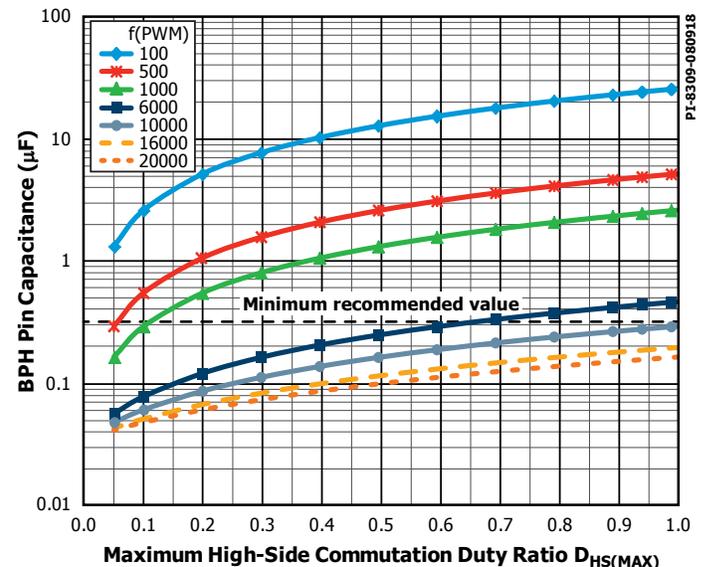


그림 7. BYPASS HIGH-SIDE 핀 커패시턴스와 하이 사이드 커뮤테이션 듀티 비 및 PWM 주파수 비교

멀티레이어 칩 커패시터(MLCC)는 상당한 DC 바이어스 특성을 나타낼 수 있습니다. (그림 7에 따라) BYPASS HIGH-SIDE 핀 커패시터를 선택 하려면  $V_{BPH}$ 에서 바이어싱할 때 가능한 커패시턴스 감소를 고려해야 합니다. 자세한 내용은 각 커패시터 데이터 시트를 참조하십시오.

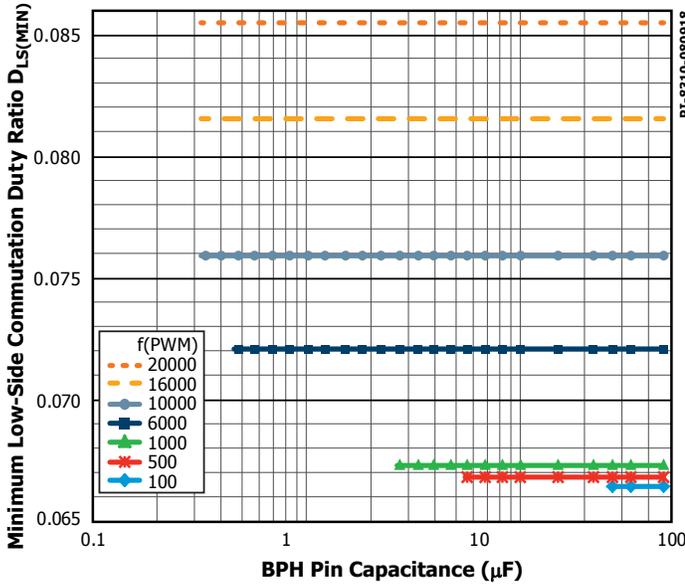


그림 8. 충분한 하이 사이드 자체 구동식 전류를 보장하기 위한 최소 로우 사이드 커뮤테이션 듀티 비와 BYPASS HIGH-SIDE 핀 커패시턴스 및 로우 사이드 PWM 주파수 비교(하이 사이드 커뮤테이션 듀티 비 ≤ 0.95)

BYPASS HIGH-SIDE 핀 커패시터는 로우 사이드 파워 FREDFET이 턴오프될 때마다 다시 충전됩니다. 하이 사이드 자체 공급 전류를 충분히 확보하려면 선택된 BYPASS HIGH-SIDE 커패시터의 합수인 로우 사이드 파워 FREDFET 온-타임, 로우 사이드 커뮤테이션 듀티 비  $D_{LS}$  및 PWM 주파수가 그림 8에 표시된 최소 로우 사이드 커뮤테이션 듀티 비 요구 사항  $D_{LS(MIN)}$ 을 충족해야 합니다. 낮은 PWM 주파수에서는 바이패스 하이 사이드 커패시터에 걸친 250mV의 최대 권장 전압 리플이 커패시터 값 선택을 제한한다는 점을 참고하십시오.

그림 8에 표시된 최소 로우 사이드 커뮤테이션 듀티 비  $D_{LS(MIN)}$ 는 주어진 애플리케이션에서 적용 가능한 최대 하이 사이드 커뮤테이션 듀티 비에 따라 변경됩니다. 예를 들어,  $f_{PWM} = 6kHz$ 에서 작동하는 애플리케이션에서 최대 하이 사이드 커뮤테이션 듀티 비  $D_{HS(MAX)} = 0.95$ 일 때 최소 로우 사이드 커뮤테이션 듀티 비  $D_{LS(MIN)} = 0.0725$ 입니다. 동일한 애플리케이션이 예를 들어 최대 하이 사이드 듀티 비  $D_{HS(MAX)}^* = 0.99$ 에서 작동하는 경우  $D_{LS(MIN)}$ 는  $0.99/0.95$ 배 증가하여  $D_{LS(MIN)}^* = 0.0756$ 이 됩니다.

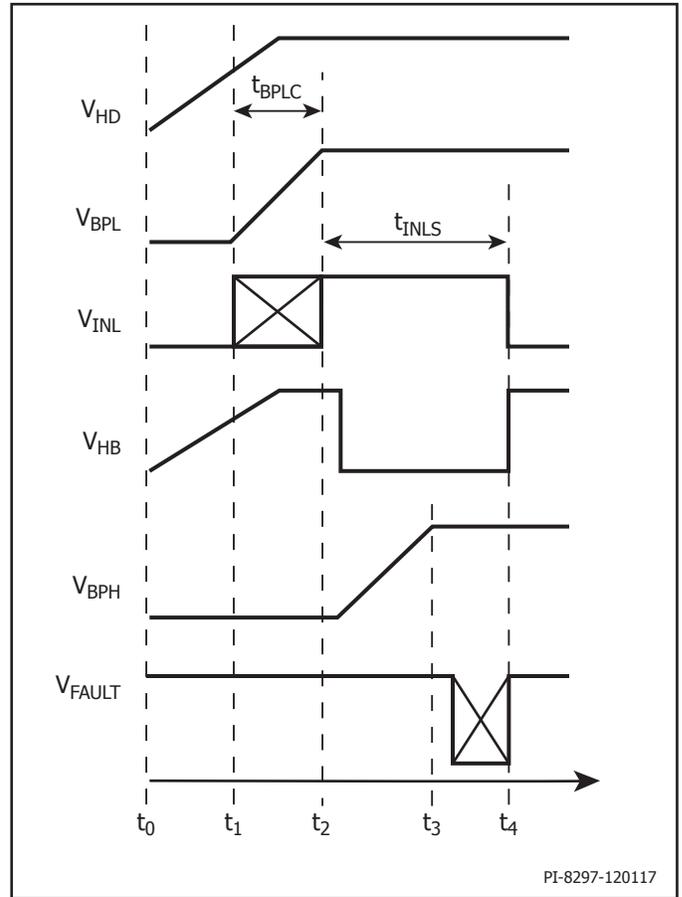


그림 9. 자체 구동식 동작 시 권장 파워 업 시퀀스

시점	활동
$t_0$	<ul style="list-style-type: none"> <li>고전압 DC 버스가 적용됨</li> </ul>
$t_1$	<ul style="list-style-type: none"> <li>HD 핀 전압이 <math>V_{HD(START)}</math>에 도달하면 내부 전류 소스가 BPL 핀 커패시터 충전 시작</li> <li>시스템 MCU는 로우 사이드 파워 FREDFET 컨트롤 신호 INL을 high로 설정하기 시작</li> </ul>
$t_2$	<ul style="list-style-type: none"> <li>BPL 핀 전압이 <math>V_{BPL}</math>(일반적으로 14.5V)에 도달</li> <li>디바이스가 외부 디바이스 설정을 결정</li> <li>디바이스 설정이 완료되고 INL이 high가 되거나 이미 high인 경우 내부 게이트 드라이브 로직이 로우 사이드 파워 FREDFET을 턴온</li> <li>내부 전류 소스가 BPH 핀 커패시터 충전 시작</li> </ul>
$t_3$	<ul style="list-style-type: none"> <li>BPH 핀 전압이 HB 핀과 관련된 <math>V_{BPH}</math>에 도달(일반적으로 14.5V)</li> <li>디바이스가 FAULT 핀을 통해 성공적인 파워 업 통신 시작</li> <li>참고: 내부 파워 업 시퀀스가 성공적으로 완료되지 않으면 디바이스는 상태 업데이트를 전송하지 않습니다.</li> </ul>
$t_4$	<ul style="list-style-type: none"> <li>BridgeSwitch가 상태 동작 준비가 됨(시점 <math>t_3</math>에 시작하는 통신 상태 업데이트로 표시됨)</li> <li>시스템 MCU가 로우 사이드 파워 FREDFET 턴오프</li> </ul>

표 2. 자체 구동식 동작 시 파워 업 시퀀스

## 자체 공급 기능을 갖춘 파워 업 시퀀스

BridgeSwitch 디바이스는 최대 20kHz의 커뮤테이션 PWM 주파수를 지원하는 내부 자체 공급 기능을 갖추고 있습니다. 인버터 스타트업 시 BYPASS LOW-SIDE 핀 커패시터 및 BYPASS HIGH-SIDE 핀 커패시터 전반에 충분한 공급 전압 레벨을 보장하기 위해 시스템 마이크로 컨트롤러(MCU)는 그림 9에 표시된 권장 파워 업 시퀀스를 따라야 합니다.

표 2에는 권장 파워 업 시퀀스 중에 발생하는 활동이 나열되어 있습니다. BYPASS LOW-SIDE 핀 커패시터  $C_{BPL}$ , BPL 핀 충전 전류  $I_{CH1(LS)}$  및 BYPASS LOW-SIDE 핀 전압  $V_{BPL}$ 은 시점  $t_1$ 에서 시작되는 충전 시간  $t_{BPLC}$ 를 결정합니다.

$$t_{BPLC} = t_2 - t_1 = \frac{C_{BPL} \times V_{BPL}}{I_{CH1(LS)}}$$

시스템 MCU는 로우 사이드 파워 FREDFET을 턴온하고 턴오프하기 위해 시점  $t_2$  및 지속 시간  $t_{INLS}$ 를 제어하여 파워 업 시퀀스를 관리합니다. MCU는 전체 DC 버스 전압을 사용할 수 있게 되면 언제든지 CONTROL INPUT LOW-SIDE 핀을 high로 올릴 수 있습니다(시점  $t_3$ ). 그러나 디바이스는 BYPASS LOW-SIDE 핀 전압이  $V_{BPL}$ 에 도달하고(일반적으로 14.5V) 디바이스 설정이 완료된 후에만 파워 MOSEFT 스위칭을 활성화합니다.

하이 사이드 컨트롤러는 HALF-BRIDGE CONNECTION 핀과 관련된 BYPASS HIGH-SIDE 핀 전압이  $V_{BPH}$ (일반적으로 14.5V)에 도달한 후 시점  $t_3$ 에서의 상태를 로우 사이드 컨트롤러에 내부적으로 보고합니다. STATUS COMMUNICATION 핀을 통해 시스템 MCU로 디바이스 상태 업데이트가 이어집니다.

최소 로우 사이드 FREDFET 온-타임  $t_{INLS}$ 가 BYPASS HIGH-SIDE 핀 커패시터 충전, 디바이스 설정 및 FAULT 핀을 통한 상태 업데이트 통신에 필요합니다. 이는 시스템 MCU에 의해 제어되며 선택된 커패시턴스 CBPH에 따라 달라집니다.

$$t_{INLS} = t_4 - t_2 \geq \frac{C_{BPH} \times V_{BPH}}{I_{CH1(HS)}} + 1ms$$

래칭 써멀 섯다운이 발생하고 FAULT 래치 리셋 명령을 먼저 전송하여 인버터를 리스타트하도록 결정된 경우 시스템 MCU는 위에서 설명한 파워 업 시퀀스를 진행해야 합니다(자세한 내용은 표 7 참조).

## 게이트 드라이브 컨트롤 입력

로우 사이드 및 하이 사이드 파워 FREDFET은 INL 및 /INH 로직 입력을 통해 제어됩니다. 두 입력 모두 3.3V 및 5V CMOS 로직 레벨과 호환됩니다. 로우 사이드 파워 FREDFET은 정상 상태 동작 중에 액티브 하이 INL 신호의 엣지를 기준으로 래치온 또는 래치오프합니다. 하이 사이드 파워 FREDFET은 액티브 로우 /INH 신호의 엣지를 기준으로 래치온 또는 래치오프합니다. INL 입력은 내부적으로 약한 풀다운이 있고 /INH

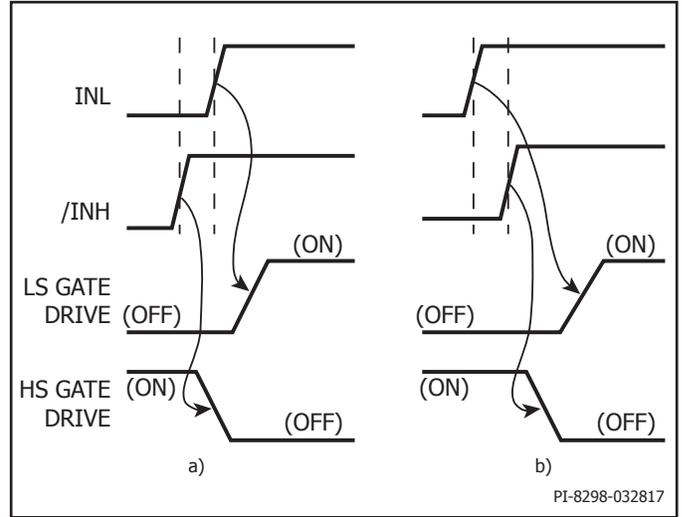


그림 10. 동시 도통 록아웃 a) 비활성 b) 활성

입력은 내부적으로 약한 풀업이 있습니다. 이는 컨트롤 입력 하나 또는 둘 모두가 플로팅 상태일 때 우발적으로 파워 FREDFET이 턴온되는 것을 방지합니다.

BridgeSwitch는 동시 도통 록아웃 보호를 통합합니다. 래치는 하이 사이드 컨트롤 신호 /INH의 상승 엣지가 발생할 때까지 로우 사이드 파워 FREDFET 게이트 드라이브 회로가 턴온되는 것을 억제합니다(그림 10 참조). 래치는 또한 로우 사이드 컨트롤 신호 INL의 하강 엣지가 발생할 때까지 하이 사이드 파워 FREDFET 게이트 드라이브 회로가 턴온되는 것을 억제합니다.

INL 및 /INH 컨트롤 입력의 역극성 로직을 이용하여 단일 PWM 신호로 두 파워 FREDFET을 제어하도록 둘을 함께 묶을 수 있는 옵션이 제공됩니다. FREDFET 교차 전도를 방지하기 위해 통합형 게이트 드라이브 로직이 그림 11과 같이 적응형 데드 타임을 적용합니다. 로우 사이드 파워 FREDFET 컨트롤 입력 INL의 하강 엣지는  $t_{DLH}$  타이머를 트리거합니다(데드 타임 로우 사이드 파워 FREDFET 오프에서 하이 사이드 파워 FREDFET 온으로). 통합형 게이트 컨트롤 로직은  $t_{DLH}$ 가 만료된 후에만 하이 사이드 FREDFET 게이트 드라이브를 턴온할 수 있습니다. 하이 사이드 파워 FREDFET 컨트롤 입력 /INH의 상승 엣지는  $t_{DHL}$  타이머를 트리거합니다(데드 타임 하이 사이드 파워 FREDFET 오프에서 로우 사이드 파워 FREDFET 온으로). 통합형 게이트 컨트롤 로직은  $t_{DHL}$ 이 만료된 후에만 로우 사이드 FREDFET 게이트 드라이브를 턴온할 수 있습니다.

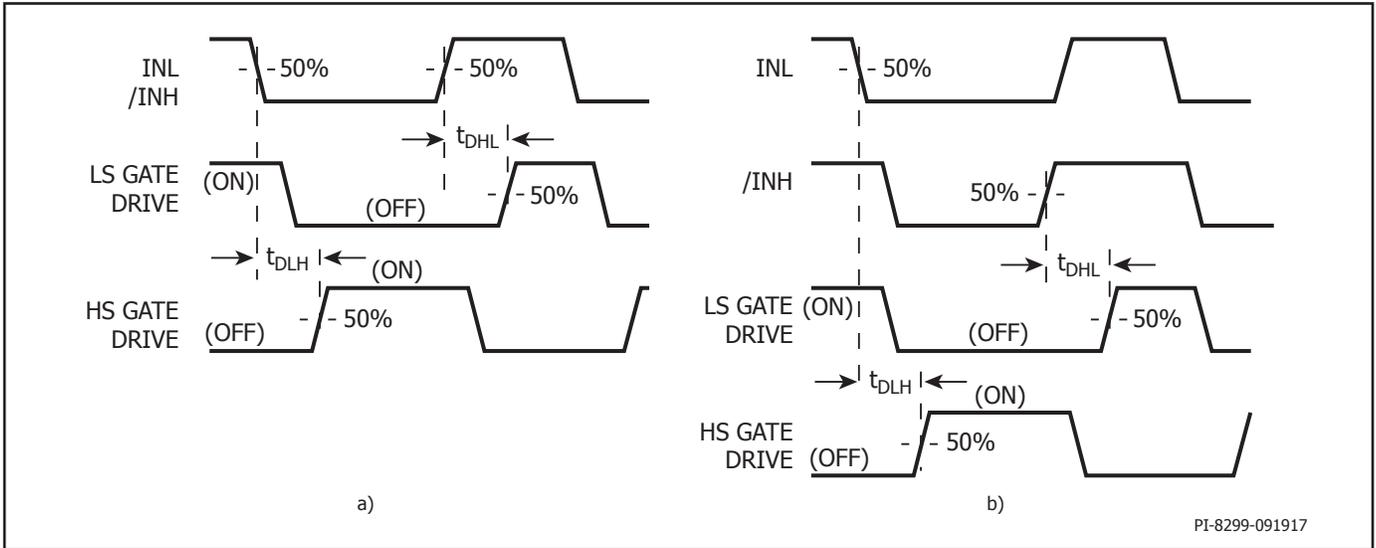


그림 11. 적용형 데드 타임 a) INL 및 /INH 입력 함께 연결 b) INL 및 /INH 입력 분리

### 디바이스 내부 하이 사이드 상태 업데이트

BridgeSwitch 하이 사이드 컨트롤러는 로우 사이드 컨트롤러에 상태 업데이트를 제공합니다. 상태 업데이트는 하이 사이드 파워 FREDFET 과 전류 또는 로우 사이드 파워 FREDFET 과열 경고나 섀트다운과 같은 트리거된 디바이스 레벨 보호를 통신합니다. XH 핀 단락 또는 오픈 회로 및 하이 사이드 파워 서플라이의 손실과 같은 감지된 디바이스 고장도 포함됩니다. 하이 사이드 컨트롤러는 로우 사이드 파워 FREDFET이 턴온 될 때마다 내부 상태 업데이트를 제공합니다. 올바른 내부 상태 업데이트를 위해 시스템 마이크로 컨트롤러는 적어도  $t_{INLH(COM)}$  동안 INL 컨트롤 입력을 high로 설정해야 합니다(자세한 내용은 그림 24 참조). INL 입력 턴온 컨트롤 신호가  $t_{INHL(COM)}$  보다 짧으면 내부 상태 업데이트가 불완전하게 이루어지고 디바이스는 "HS 드라이버 준비 안 됨" 상태 업데이트를 보고합니다(표 4 참조).

### 조정 가능한 사이클별 Current Limit

BridgeSwitch 디바이스는 로우 사이드 및 하이 사이드 파워 FREDFET 모두에 대해 사이클별 current limit 보호 기능을 갖추고 있습니다. 리딩 엣지 블랭킹 타이머  $t_{LEB}$ 가 만료된 후에 파워 FREDFET 전류가 각각의 current limit 레벨 기준점(Threshold)을 초과하면 디바이스는 파워 FREDFET을 턴오프합니다. 각각의 INL 또는 /INH 컨트롤 입력에서 턴오프 엣지에 이어 턴온 엣지를 받게 될 때까지 FREDFET은 오프 상태를 유지합니다. 이 디바이스는 또한 STATUS COMMUNICATION 핀을 통해 각각의 과전류 고장을 보고합니다(자세한 내용은 표 4 참조).

실제 current limit 레벨은 EXTERNAL CURRENT LIMIT LOW-SIDE 핀 또는 EXTERNAL CURRENT LIMIT HIGH-SIDE 핀에 연결된 외부 소신호 저항  $R_{XL}$  또는  $R_{XH}$ (그림 1 참조)를 통해 프로그래밍됩니다. 그림 12는 XL 핀 또는 XH 핀에 연결된 저항 및 프로그래밍되어 기본 current limit 레벨  $I_{LIM(DEF)}$ 로 정규화된 current limit 레벨 간의 관계를 보여줍니다.

실제 설정된 current limit 레벨의 권장 동작 범위는  $I_{LIM(DEF)}$ 의 42%~100%이며,  $R_{XL}$  또는  $R_{XH}$ 의 저항 범위는 44.2kΩ~133kΩ입니다.

FREDFET 스위칭은 35kΩ보다 작은  $R_{XL}$  또는  $R_{XH}$  값에 대해 비활성화되며 디바이스는 FAULT 핀을 통해 LS 드라이버가 준비되지 않았거나 HS 드라이버가 준비되지 않은 상태 업데이트를 보고합니다(표 4 참조). 이는 프로그래밍 저항이 우발적으로 단락된 경우 인버터의 오작동을 방지합니다. 이 디바이스는 XH 핀에서 단락을 감지한 경우 LS FREDFET 턴온 신호를 계속 받아들입니다. BPH 핀 커패시터는 LS FREDFET이 턴온되었을 경우에만 재충전되므로 XL 핀에서 감지된 회로 단락은 결국

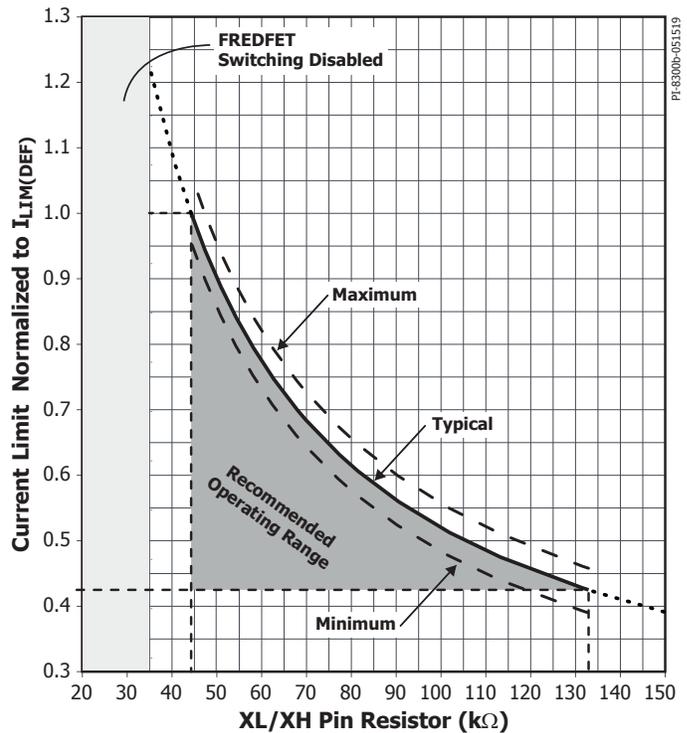


그림 12. EXTERNAL CURRENT LIMIT 핀을 통한 사이클별 current limit 레벨 프로그래밍

HS FREDFET 스위칭 중단 원인이 됩니다. 정규화된 current limit 레벨은 133kΩ보다 큰  $R_{XL}$  또는  $R_{XH}$  값에서  $I_{LIM(DEF)}$ 의 42% 미만으로 0%까지 계속해서 떨어집니다. 이는 유효 current limit 기준점(Threshold)이 0일 때 발생 가능한 XL 핀 또는 XH 핀 오픈 회로 고장에 대해 보호 기능을 제공합니다. 그러나 지정된 current limit 레벨 오차 허용 42% 미만은 보장하지 않습니다.

커패시터를 XL 핀 또는 XH 핀에 추가하는 것은 권장하지 않습니다.

## 디바이스 과열 보호

BridgeSwitch 디바이스에는 통합형 듀얼 레벨 썬열 과부하 보호 기능이 있습니다. 이 디바이스는 전원을 켤 때마다 로우 사이드 파워 FREDFET의 온도를 모니터링합니다. 낮은 디바이스 경고 온도 레벨  $T_{WA}$ 에 도달하자마자 STATUS COMMUNICATION 핀을 통해 상태 업데이트를 전송합니다(자세한 내용은 표 4 참조). 디바이스 손상을 방지하기 위해 FREDFET 온도가 디바이스 섀다운 온도 기준점(Threshold)  $T_{SD}$ 를 초과하면 디바이스는 FREDFET 스위칭을 영구적으로 비활성화합니다. 또한 FAULT 핀을 통해 과열 고장을 보고합니다. SYSTEM MONITOR 핀을 통한 시스템 레벨 모니터링은 계속되고 디바이스는 STATUS COMMUNICATION 핀을 통해 추가로 발생하는 상태 변화를 보고합니다. 시스템 MCU는 FAULT 버스를 통해 고장 래치 리셋 명령을 전송하여 FREDFET 스위칭을 다시 활성화할 수 있습니다(자세한 내용은 표 7 참조). 또는 시스템 MCU에 의해 개시된 전체 파워 업 시퀀스 후에 동작이 재개될 수 있습니다.

## 위상 전류 정보 출력

BridgeSwitch BRD126X 디바이스는 PHASE CURRENT OUTPUT 핀에 연결된 저항을 통해 순간 모터 권선 위상 전류 정보를 제공합니다. 소신호 저항 양단의 전압은 로우 사이드 파워 FREDFET 드레인-소스 채널 전류를 직접적으로 보여줍니다. 시스템 MCU는 전압을 디지털화하여 예를 들면 선택한 모터 컨트롤 알고리즘의 입력으로 사용할 수 있습니다. 이 디바이스는 그림 13과 같이 개별 IPH 핀 저항을 통한 독립 위상 전류 정보 또는 단일 저항과 상호 연결된 IPH 핀을 통한 복합 위상 전류 신호를 지원합니다.

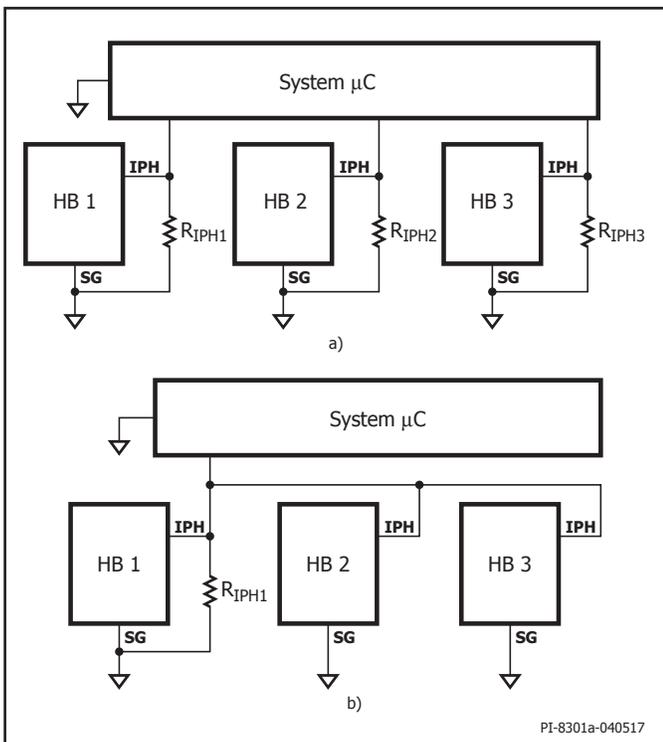


그림 13. BRD126X와 IPH 핀을 통한 위상 전류 정보 a) 개별 위상 전류 b) 복합 위상 전류

위상 전류 출력 게인  $g_{IPH}$ 와 PHASE CURRENT OUTPUT에 연결된 저항  $R_{IPH}$ 는 주어진 위상 전류  $I_{PHASE}$ 에서 전압 진폭  $V_{IPH}$ 를 결정합니다.

$$V_{IPH} = R_{IPH} \times I_{PHASE} \times g_{IPH}$$

$V_{IPH}$ 의 최대 허용 전압 진폭은 3.0V입니다.

## 외부 전류 센싱

BRD116X 디바이스는 LS 핀과 직렬로 연결된 외부 전류 센싱 저항을 통해 개별 로우 사이드 FREDFET 전류 센싱을 지원합니다. 그림 14는 한 가지 구현 가능한 예를 보여줍니다.

전압  $V_{SHUNT}$ 는 모터 권선 전류  $I_{MOTOR}$ 를 직접적으로 보여줍니다. 저항 R1과 R2는 외부 증폭기 U1의 게인을 설정합니다. 저항 R3, C1, C2 및 C3은 노이즈 필터링을 제공합니다. 저항 R4는 증폭기 U1 출력 신호  $V_{OP}$ 에 DC 오프셋  $V_{OFFSET}$ 을 추가합니다.

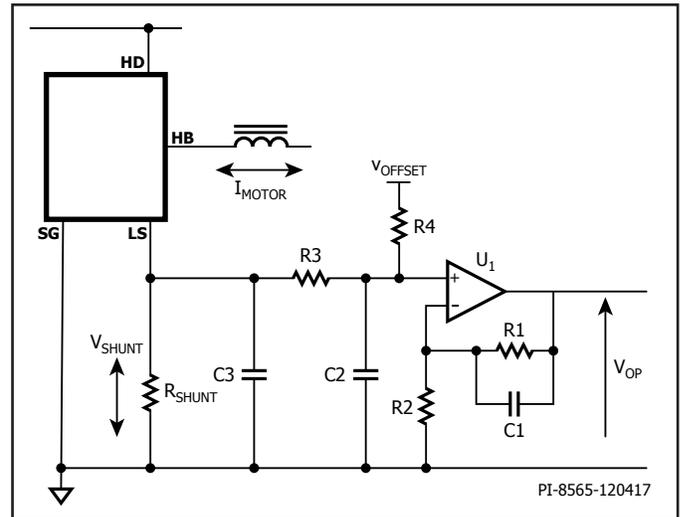


그림 14. 외부 전류 센싱 예제 회로(BRD116X)

$$V_{OP} = \left(1 + \frac{R1}{R2}\right) \frac{V_{OFFSET} \times R3 + I_{MOTOR} \times R_{SHUNT} \times R4}{R3 + R4}$$

SG 및 LS 핀 사이의 전압 차  $V_{SHUNT}$ 는  $\pm 0.33V$ 를 초과해서는 안 됩니다. LS 핀과 직렬로 연결된 전류 센싱 저항  $R_{SHUNT}$ 는 이에 따라 크기를 조정해야 합니다.

## 시스템 모니터 입력

BridgeSwitch는 SYSTEM MONITOR 입력을 통한 시스템 레벨 모니터링 기능을 갖추고 있습니다. SM 핀은 고전압(HV) DC 버스(그림 14 참조) 또는 NTC 써미스터를 통한 외부 부품 온도 모니터링을 지원합니다(그림 16 참조). SM 핀은 자체적으로 구성되며, 파워 업 시 각 회로 구성에서 자동으로 외부 연결의 유형을 감지하여 잠급니다.

## 고전압 DC 버스 모니터링

SYSTEM MONITOR 핀은 핀으로 흐르는 전류를 센싱하여 지속적으로 고전압 DC 버스 전압 레벨을 모니터링합니다. SM 핀으로 흐르는 전류  $I_{SM}$ 은 고전압 버스 전압 레벨  $V_{BUS}$ 를 직접적으로 보여줍니다.

$$I_{SM} = \frac{V_{BUS} - V_{SM}}{R_{HV1}}$$

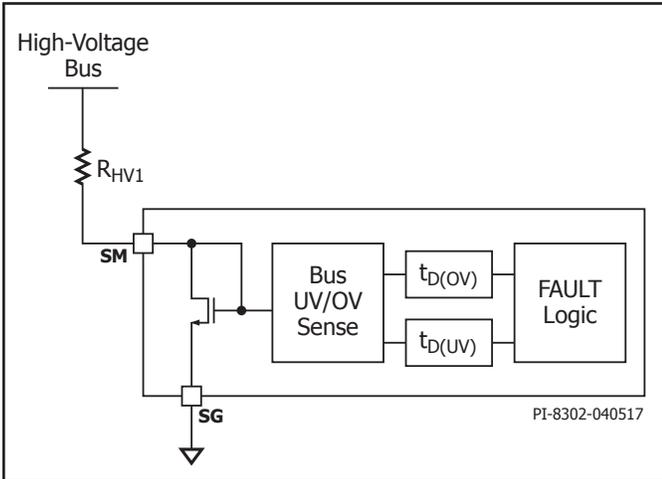


그림 15. SYSTEM MONITOR 핀을 이용한 고전압 버스 모니터링

버스 전압 센싱 회로에는 그림 16과 같이 다섯 개의 고유한 전류 기준점(Threshold)이 있습니다. 기준점(Threshold)  $I_{UV55}$ ,  $I_{UV70}$ ,  $I_{UV85}$  및  $I_{UV100}$ 은 고전압 버스 저전압 조건을 감지하는 데 사용됩니다. 기준점(Threshold)  $I_{OV}$ 은 고전압 버스 과전압 조건을 감지하는 데 사용됩니다. 이 디바이스는 SM 핀으로 흐르는 전류가 네 개의 저전압 기준점(threshold) 중 하나보다 낮아지거나 과전압 기준점(Threshold)을 초과할 때마다 STATUS COMMUNICATION 핀을 통해 고전압 버스 고장을 보고합니다(자세한 내용은 표 4 참조).

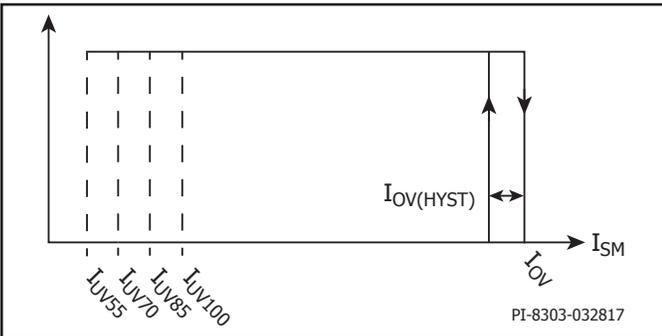


그림 16. 시스템 모니터 입력 전류 기준점(Threshold)

저전압 조건은 적어도  $t_{D(UV)}$  (일반적으로 40ms) 동안 지속되어야 시스템 MCU에 보고됩니다. 디바이스는 또한 주어진 저전압 조건이 최소  $t_{D(UV)}$  동안 제거된 경우에도 통신합니다.

버스 브라운 아웃 조건 동안 디바이스는 예를 들어 버스 전압이 7MΩ 센싱 저항으로 최소  $t_{D(UV)}$  동안 177V보다 낮게 떨어지는 경우 UV 70% 상태 업데이트를 보고한다는 점을 참고하십시오(표 3 및 4 참조). 이 예에서 버스 전압이 최소  $t_{D(UV)}$  동안 177V 이상으로 회복되면 UV 70% 조건은 제거되고 디바이스는 UV 85% 상태 업데이트를 보고합니다.

SM 핀 전류가 최소  $t_{D(OV)}$  (일반적으로 80μs) 동안  $I_{OV}$ 를 초과하는 경우 BridgeSwitch는 현재의 로우 사이드 또는 하이 사이드 파워 FREDFET을 온 타임에 종료하고 FAULT 핀을 통해 시스템 MCU에 고장을 보고합니다.  $t_{D(OV)}$  동안 최소  $I_{OV(HYST)}$  만큼 SM 핀 전류가 떨어질 때까지 INL 또는 /INH에서 받은 모든 후속 FREDFET 턴온 신호를 무시합니다. 고전압 버스 과전압 조건이 제거되면 FAULT 핀은 상태 업데이트를 보고합니다.

시스템 MCU는 버스 OV 고장 조건이 제거되고 버스 센싱된 디바이스가 이에 따라 상태 업데이트를 제공할 때까지 인버터 내의 다른 BridgeSwitch 디바이스에 턴온 신호를 전송하는 것을 중지할 수 있습니다. 버스 OV 고장이 제거된 후에는 전체 파워 업 시퀀스를 권장합니다. 버스 OV 고장 동안 로우 사이드 FREDFET 스위칭이 비활성화되어 하이 사이드 BYPASS 커패시터가 방전되었을 수 있습니다. 표 3에는 세 가지 다른 센싱 저항  $R_{HV1}$  값과 고전압 버스 모니터링 기준점(Threshold)이 예로 나열되어 있습니다.

센싱 저항 $R_{HV1}$	6MΩ	7MΩ	8MΩ
	버스 전압 UV 또는 OV 기준점 (Threshold)		
$I_{OV}$ (일반적으로 60μA)	362V	422 V	482 V
$I_{UV100}$ (일반적으로 35μA)	212V	247V	282V
$I_{UV85}$ (일반적으로 30μA)	182V	212V	242V
$I_{UV70}$ (일반적으로 25μA)	152V	177V	202V
$I_{UV55}$ (일반적으로 20μA)	122V	142V	162V

표 3. 유효 고전압 버스 모니터링 기준점(Threshold)

둘 이상의 디바이스에 값이 다른 여러 센싱 저항을 사용하면 버스 전압 센싱을 더욱 세분화할 수 있습니다. 과전압 보호는 그림 18과 같이 제너 다이오드  $V_{R1}$  및 저항  $R_{HV2}$ 을 통해 SM 핀으로 흐르는 전류를  $I_{OV}$  기준점(Threshold)보다 작게 제한하여 비활성화할 수 있습니다. 버스 저전압 센싱은 이 구성에서 활성 상태를 유지합니다.

SM 핀에 작은 커패시터(최대 100pF)를 추가하면 소음이 많은 환경에서 버스 모니터링 정확도를 높일 수 있습니다.

### 시스템 레벨 온도 모니터링

SYSTEM MONITOR 핀을 사용하면 그림 17과 같이 NTC 써미스터를 통해 외부 부품의 온도를 모니터링할 수 있습니다. 저항  $R_2$ 는 주어진 NTC 저항으로 실제 과열 기준점(Threshold)을 원하는 레벨로 미세 조정할 수 있습니다.

전류 소스  $I_{TM}$  (일반적으로 96μA)은 주기적으로 NTC 써미스터  $R_{NTC}$ 에 전류를 주입합니다. 온도가 상승하면 저항은 떨어집니다. SM 핀에서의 전압 레벨이  $V_{TH(TM)}$  (일반적으로 1.2V) 아래로 떨어지면 지연 타이머  $t_{D(TM)}$ 가 만료된 후 감지된 시스템 레벨 과열 고장이 FAULT 핀을 통해 통신됩니다(자세한 내용은 표 4 참조). 원하는 시스템 과열 기준점(Threshold)  $T_{SYS}$ 에서의 써미스터  $R_{NTC(TSYS)}$  저항은  $R_2$ 를 결정합니다.

$$R_2 = 12.5 \text{ k}\Omega - R_{NTC(TSYS)}$$

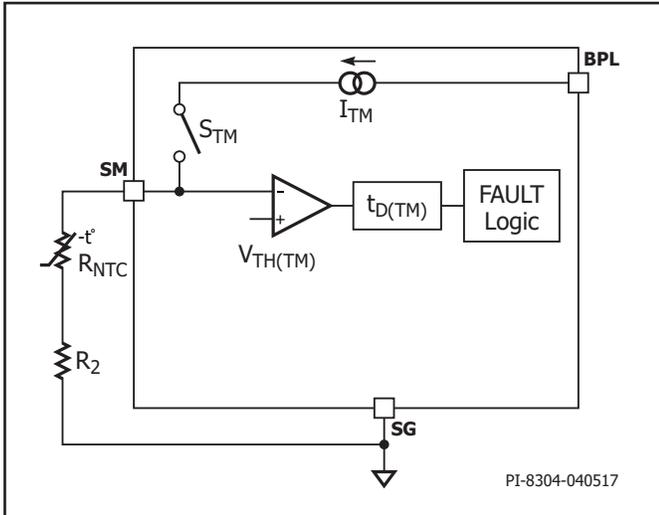


그림 17. SYSTEM MONITOR 핀을 이용한 외부 부품 썬열 모니터링

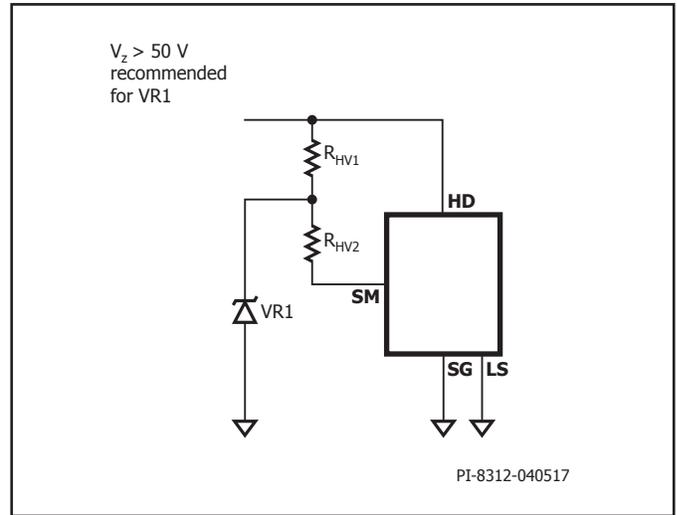


그림 18. 과전압 보호가 비활성화된 고전압 버스 모니터링

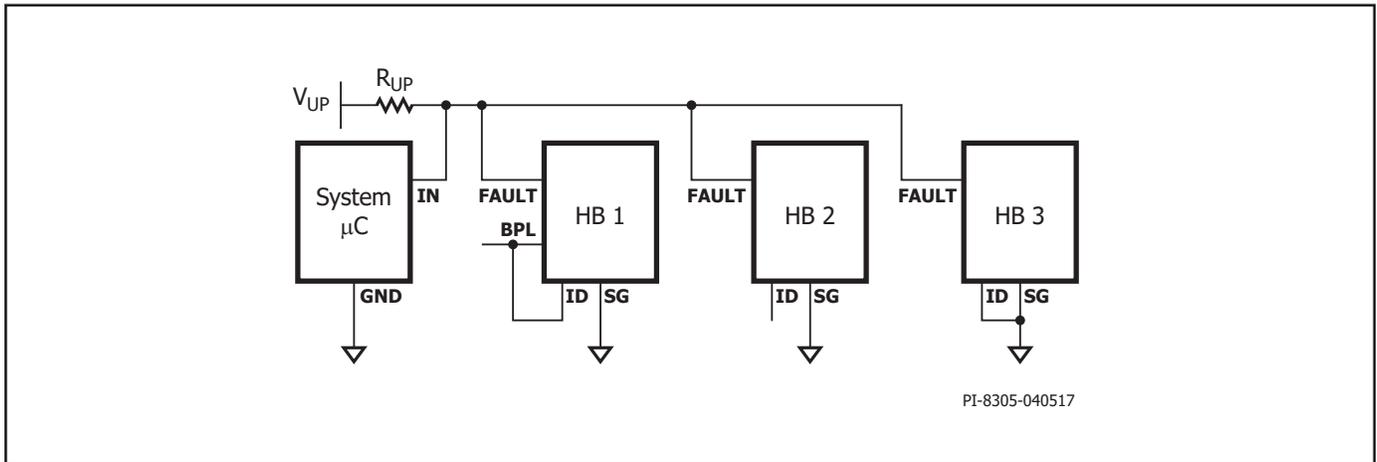


그림 19. 디바이스 ID 프로그래밍 기능을 갖춘 단일 와이어 상태 통신 버스

### 상태 통신 버스

BridgeSwitch는 오픈 드레인 FAULT 핀을 통해 디바이스 또는 시스템 레벨 고장을 포함한 상태 업데이트를 시스템 MCU에 통신합니다. 모든 FAULT 핀은 단일 버스에 연결되어 그림 19와 같이 시스템 MCU에서 차지하는 핀 수를 최소화합니다. 버스는 풀업 저항  $R_{UP}$ 을 통해 시스템 공급 전압까지 끌어 올립니다. STATUS COMMUNICATION 핀이 구동할 수 있는 최소 풀업 저항  $R_{UP}$ 은  $2k\Omega$ ( $V_{UP} = 3.3V$  또는  $V_{UP} = 5V$ 의 경우)입니다. 풀업 저항  $R_{UP}$ 은  $100k\Omega$ 을 초과해서는 안 됩니다.

### 상태 워드

BridgeSwitch는 7비트 워드와 패리티 비트를 사용하여 상태 업데이트를 보고합니다(타이밍 다이어그램은 그림 21 참조). 표 4는 다양한 조건이 인코딩되는 방법을 요약한 것입니다. 7비트 워드는 동시에 발생할 수 없는 상태 변화가 함께 그룹을 이룬 5개의 블록으로 구성됩니다. 이

를 통해 여러 고장 조건을 시스템 MCU에 동시에 보고할 수 있습니다. 상태 조건 그룹화는 주어진 고장 조건이 제거된 경우에 보고를 허용합니다. 제거된 고장 보고는 시스템 레벨 고장(비트 0, 1, 2) 및 내부 통신(비트 3, 4)의 경우 로우 사이드 FREDFET 썬열 경고 및 손실에 적용됩니다. 맨 아랫줄의 상태 레지스터 항목(7비트 워드 '000 00 0 0')은 디바이스 준비 상태를 인코딩하며 성공적인 파워 업 시퀀스를 통신하는 데 사용됩니다. 이 디바이스는 또한 해당 시간에 고장 조건이 없는 경우 시스템 MCU가 전송한 상태 요청을 확인하도록 워드를 전송합니다(자세한 내용은 표 7 참조). 패리티 비트는 홀수 패리티를 사용하여 생성됩니다.

표 5는 디바이스가 시스템 MCU와 통신할 수 있는 가능한 상태 업데이트 코드와 그로 인한 각 상태 업데이트의 전송 시간을 나열합니다. 전송 시간 범위는  $290\mu s$ 에서  $470\mu s$ 입니다.

상태	파라미터	비트 0	비트 1	비트 2	비트 3	비트 4	비트 5	비트 6
고전압 버스 OV	$I_{OV}$	0	0	1	X	X	X	X
고전압 버스 UV 100%	$I_{UV100}$	0	1	0	X	X	X	X
고전압 버스 UV 85%	$I_{UV85}$	0	1	1	X	X	X	X
고전압 버스 UV 70%	$I_{UV70}$	1	0	0	X	X	X	X
고전압 버스 UV 55%	$I_{UV55}$	1	0	1	X	X	X	X
시스템 쉘 이상	$V_{TH(TM)}$	1	1	0	X	X	X	X
LS 드라이버 준비 안 됨 <sup>1</sup>	n/a	1	1	1	X	X	X	X
LS FET 쉘 경고	$T_{WA}$	X	X	X	0	1	X	X
LS FET 쉘 섣다운	$T_{SD}$	X	X	X	1	0	X	X
HS 드라이버 준비 안 됨 <sup>2</sup>	$I_{COM}$	X	X	X	1	1	X	X
LS FET 과전류	$V_{X(TH)}$	X	X	X	X	X	1	X
HS FET 과전류	$V_{X(TH)}$	X	X	X	X	X	X	1
디바이스 준비(고장 없음)	n/a	0	0	0	0	0	0	0

표 4. 상태 워드 인코딩

참고:

1. XL 핀 오픈/회로 단락 고장 및 IPH 핀-XL 핀 회로 단락이 포함됩니다.
2. 내부 통신 손실, 전원 공급 범위 초과 및 XH 핀 오픈/회로 단락 고장이 포함됩니다.

고장	7비트 워드	패리티 비트	전송 시간 $t_{TRANSMIT}^1$
디바이스 준비(고장 없음)	000 00 0 0	1	290 $\mu$ s
고전압 버스 UV 100%	010 00 0 0	0	290 $\mu$ s
LS FREDFET 쉘 경고 및 과전류	000 01 1 0	1	350 $\mu$ s
시스템 쉘 이상, LS FET 쉘 경고, HS & LS FET 과전류	110 01 1 1	0	410 $\mu$ s
최대 전송 지속 시간	111 01 1 1	1	470 $\mu$ s

표 5. 상태 업데이트 코드 및 결과 전송 시간의 예

참고:

1.  $t_{dp} = 80\mu$ s(디바이스 ID #3)로 가정합니다.

## 디바이스 ID 선택

파워 업 시, 각 디바이스는 DEVICE ID 핀 연결에 따라 자체적으로 고유한 디바이스 ID를 할당합니다. 디바이스 ID를 이용하여 감지된 고장 조건의 실제 위치를 시스템 MCU와 통신할 수 있습니다. 디바이스 ID는 버스 중재 목적으로도 사용됩니다. 표 6에는 디바이스 ID, 해당 디바이스 ID 시간  $t_{ID}$  및 ID 핀을 통해 각각의 ID를 프로그래밍하는 방법이 나열되어 있습니다(그림 19 참조). 시스템 MCU는 자동으로 기본  $t_{ID} = 160\mu s$ 가 할당되므로 버스 중재에서 항상 승인을 받을 수 있다는 점을 참고하십시오.

디바이스 ID	$t_{ID}$	ID 핀 연결
1	40 $\mu s$	BPL 핀에 연결
2	60 $\mu s$	플로우팅
3	80 $\mu s$	SG 핀에 연결
시스템 MCU	160 $\mu s$	n/a

표 6. 파워 업 시 ID 핀을 통한 디바이스 ID 선택

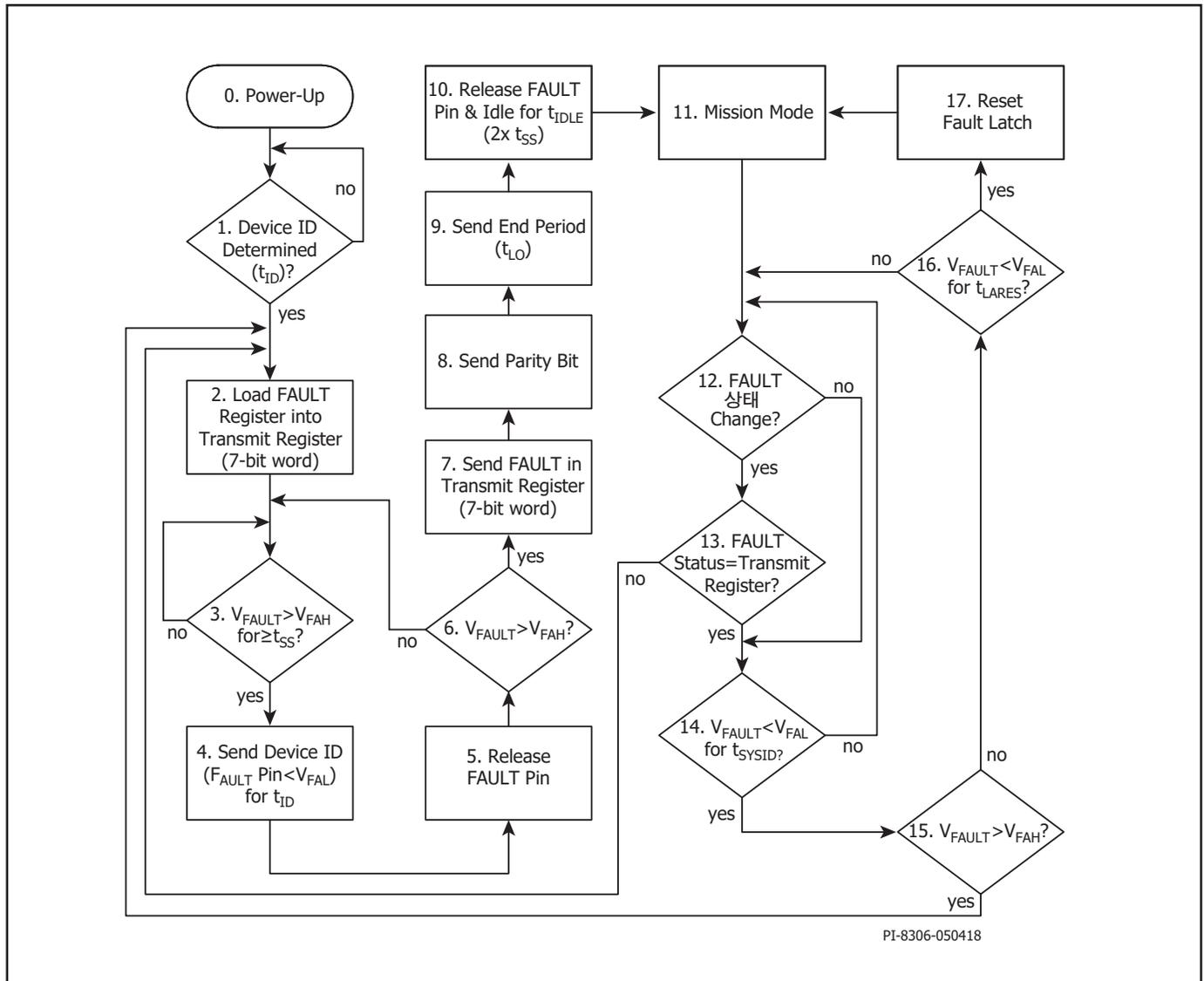
## 상태 통신

FAULT 버스에서의 통신은 다음 세 가지 이유 중 하나로 시작됩니다.

1. 성공적인 파워 업 후 미션 모드 통신 준비.
2. 디바이스 중 하나에 의해 개시된 FAULT 상태 레지스터 업데이트 통신.
3. 시스템 마이크로 컨트롤러에 의한 쿼리 이후의 전류 상태 통신.

그림 20은 위에 나열된 세 가지 경우에 대한 상태 통신 순서도를 요약한 것입니다.

상태 쿼리 외에도 시스템 마이크로 컨트롤러는 명령을 전송하여 상태 레지스터를 리셋할 수 있습니다(표 7과 그림 20의 단계 16 및 17 참조). 리셋 명령을 전송한 후에는 파워 업 시퀀스를 권장합니다(그림 9 참조).



PI-8306-050418

그림 20. 상태 통신 순서도

그림 21은 BridgeSwitch가 상태 업데이트 통신을 위해 사용하는 비트 스트림 타이밍 다이어그램을 나타냅니다. 두 로직 상태는 STATUS COMMUNICATION 핀에서 두 개의 서로 다른 전압 신호 하이 타임 기간으로 인코딩되고 그 후에는 로우 타임 기간  $t_{LO}$ (일반적으로 10 $\mu$ s)가 이어집니다. 로직 "1"은 기간  $t_{Bit1}$ (일반적으로 40 $\mu$ s)로 인코딩되고 로직 "0"은 기간  $t_{Bit0}$ (일반적으로 10 $\mu$ s)로 인코딩됩니다.

BridgeSwitch가 상태 변화를 감지할 때마다 실제 FAULT 레지스터를 전송 레지스터에 로드하고(그림 20의 단계 2 참조) 상태 업데이트 전송을 진행합니다.

버스가 이미 다른 디바이스에서 사용되고 있지 않은지 확인하기 위해 버스가 적어도 정상 상태 시간  $t_{SS}$ (일반적으로 80 $\mu$ s) 동안 유힬 모드였던 경우에만 디바이스가 상태 업데이트 전송을 시작합니다(그림 20의 단계 3 참조).

상태 업데이트 전송은 항상 통신 장치에 의해 개시되는 버스 중재로 시작됩니다. 할당된 디바이스 ID 시간  $t_{ID}$ (표 6 참조) 동안 FAULT 핀을 로우로 낮추고 핀을 해제한 다음 통신 버스가 high로 유지되는지 확인합니다(그림 20의 단계 4~6 참조). 이 경우 디바이스는 버스 중재 승인을 받아 상태 업데이트 전송을 진행할 수 있습니다(그림 20의 단계 7~10 참조). ID를 전송한 후에 버스가 low로 유지되면 다른 디바이스가 동시에 전송 시도(또는 버스 중재)를 시작한 것입니다. 이 경우 디바이스는 그림 20의 단계 3으로 돌아와 다른 통신 시도를 진행합니다. 각 전송이 완료된 후에 디바이스는 새 통신을 시작하기 전에  $t_{IDLE}$ (일반적으로  $2 \times t_{SS} = 160\mu$ s) 동안 유힬 모드가 됩니다. 이를 통해 버스 상의 다른 디바이스는 발생 가능한 상태 변화를 통신하거나 시스템 MCU에서 전송한 상태 조회에 응답할 수 있습니다.

디바이스는 감지된 각 상태 업데이트를 한 번만 통신합니다. 또한 모든 시스템 레벨 고장에 대한 상태 변화를 시스템 MCU에 보고합니다. 여기에는 DC 버스 저전압 및 과전압 조건과 외부 온도 모니터 고장이 포함됩니다. 또한 LS 파워 FREDFET 썬열 섯다운 고장을 제외하고(제거된 LS 파워 FREDFET 썬열 경고는 보고됨) 디바이스 내부 고장에 대한 모든 상태 레벨 변화를 보고합니다.

### 상태 쿼리 및 고장 래치 리셋

디바이스는 미션 모드가 되면 시스템 MCU에서 전송한 명령이 있는지 확인하기 위해 STATUS COMMUNICATION 핀을 모니터링합니다. 이는  $t_{SYSID}$  동안(일반적으로 160 $\mu$ s) 버스를 low로 끌어당기는 MCU를 통한 상태 업데이트 조회(그림 20의 단계 15 참조)일 수 있습니다. 또는 과열 섯다운 래치를 포함하는 디바이스 상태 레지스터를 리셋하기 위한 명령 및  $t_{LARES}$ ( $2 \times t_{SYSID} =$  일반적으로 320 $\mu$ s) 동안 FAULT 버스를 low로 낮추어 파워 업 시퀀스 모드(그림 20의 단계 17 참조)로 전환하기 위한 명령일 수 있습니다. MCU가 래치 리셋 명령을 보낸 후에 파워 업 시퀀스(그림 9 참조)를 권장한다는 점을 참고하십시오. 이렇게 하면 스위칭이 다시 시작되기 전에 바이패스 하이 사이드 전압이 정격 레벨에 있게 됩니다. 표 7은 사용 가능한 시스템 MCU 명령을 요약한 것입니다.

버스 풀다운 기간	명령
$t_{SYSID}$	상태 쿼리
$t_{LARES}(2 \times t_{SYSID})$	과열 래치 리셋 및 파워 업 시퀀스 모드를 포함하는 상태 레지스터

표 7. 시스템 MCU 명령

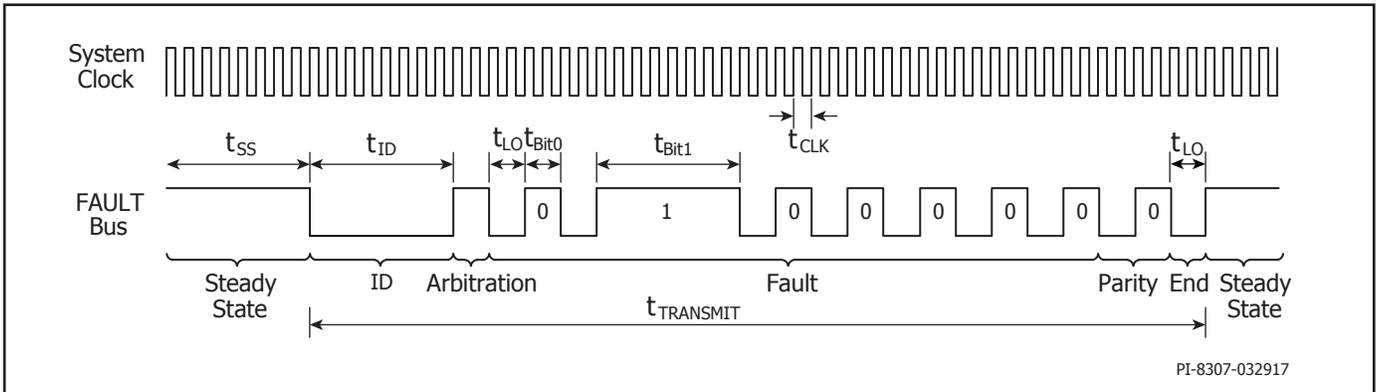


그림 21. 상태 통신 비트 스트림

## 애플리케이션의 예

### 고효율, 300W, 3상 인버터

그림 22의 회로도에는 3개의 BRD1265C 디바이스를 사용하는 3상 인버터입니다. 이 설계는 정류된 AC 입력 전압으로부터 고전압 3상 브러시리스 DC(BLDC) 모터를 구동할 수 있습니다. 이 설계는 98% 이상의 전체 부하 효율로 히트싱크 없이 DC 입력 전압 340V와 12kHz PWM 스위칭 주파수에서 연속 입력 전력 300W 및 1A<sub>RMS</sub> 위상 전류를 견딜 수 있습니다. 인버터 설계는 시스템 마이크로 컨트롤러 보드와 인버터 사이의 적절한 인터페이스를 통해 다양한 모터 컨트롤 방식을 지원합니다. 이

설계는 BRD1265C 디바이스의 셀프 바이어싱 동작 덕분에 저전압 공급을 필요로 하지 않고 넓은 부하 범위에서 높은 효율을 나타냅니다. 인버터는 다양한 장치 고장 보호 및 시스템 레벨 원격 측정 기능을 제공합니다. 디바이스 레벨의 고장 보호 기능에는 로우 사이드 및 하이 사이드 FREDFET 사이클별 current limit 보호와 두 개 레벨의 썬멀 과부하 경고 및 보호 기능이 포함됩니다. 시스템 레벨 원격 측정에는 고전압 DC 버스 모니터링 및 시스템 레벨 썬멀 모니터링이 포함됩니다. 단순한 단일 와이어 인터페이스는 관찰된 모든 상태 업데이트를 시스템 마이크로 컨트롤러에 통신합니다.

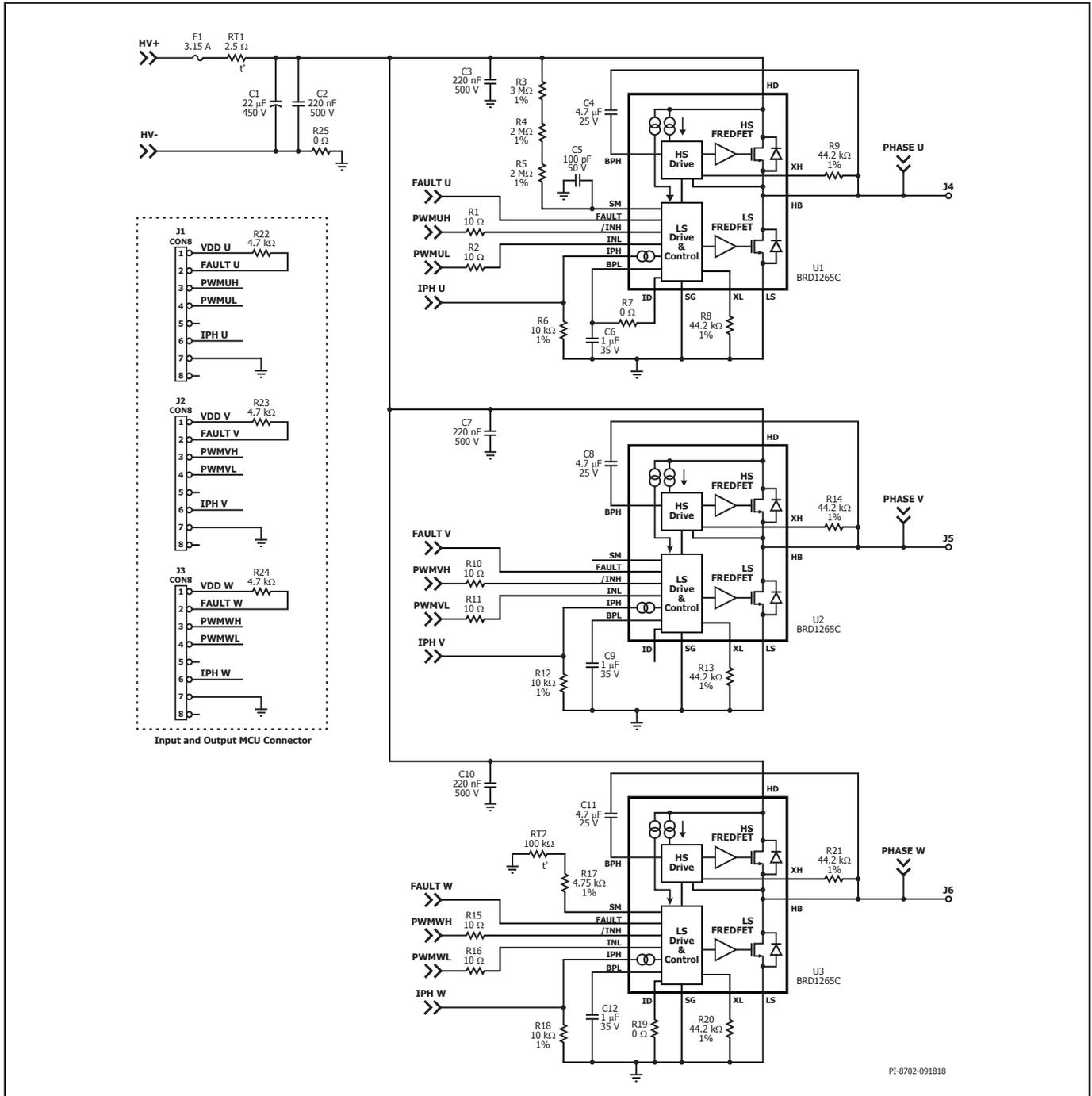


그림 22. 회로도 DER-654. BRD1265C를 사용하는 3상 인버터의 예

## 입력단

퓨즈 F1은 과전류 보호 기능을 제공하며 써미스터 RT1은 돌입 전류를 제한합니다. C1 및 C2는 정류된 AC 입력 전압의 로컬 디커플링을 제공합니다. 저항 R25는 원하는 경우 입력 DC 전류를 센싱할 수 있도록 주 입력 리턴 경로에 배치될 수 있습니다. 0옴 저항은 옵션으로 사용됩니다.

## 3상 BridgeSwitch 인버터

3개의 BridgeSwitch 디바이스 U1, U2 및 U3은 3상 인버터를 구성합니다. 인버터의 출력은 커넥터 J4, J5 및 J6을 통해 3상 BLDC 모터에 연결됩니다. 커패시터 C3, C7 및 C10은 BridgeSwitch에 대한 DC 버스 전압의 로컬 고주파수 디커플링을 제공합니다.

## BridgeSwitch 바이어스 서플라이

커패시터 C6, C9 및 C12는 BridgeSwitch 통합형 로우 사이드 컨트롤러 및 게이트 드라이버에 대한 디커플링을 제공합니다. 커패시터 C4, C8 및 C11은 통합형 하이 사이드 컨트롤러와 게이트 드라이버에 대한 디커플링을 제공합니다.

## PWM 입력

입력 신호 PWMUH, PWMUL, PWMVH, PWMVL, PWMWH 및 PWMWL은 통합형 하이 사이드 및 로우 사이드 파워 FREDFET의 스위칭 상태를 제어합니다. 시스템 마이크로 컨트롤러는 J1, J2 및 J3을 통해 연결되어 BridgeSwitch 로우 및 하이 사이드 FREDFET 컨트롤 입력 INL 및 /INH를 구동합니다. 시스템 마이크로 컨트롤러 출력과 BridgeSwitch PWM 컨트롤 입력 사이에 위치한 저항 R1, R2, R10, R11, R15 및 R16은 시스템 마이크로 컨트롤러 컨트롤 신호의 무결성을 향상시킵니다.

## 사이클별 Current Limit

저항 R8, R13 및 R20은 통합형 로우 사이드 FREDFET에 대해 사이클별 current limit 레벨을 설정하고 R9, R14 및 R21은 통합형 하이 사이드 파워 FREDFET에 대해 사이클별 current limit 레벨을 설정합니다. 선택된 44.2kΩ 값은 BRD1265C의 경우 기본값의 100% 또는 3A로 current limit을 설정합니다(current limit 프로그램 세부 사항은 그림 12 참조).

## 위상 전류 정보

각 BRD1265C는 IPH 핀을 통해 순간 위상 전류 정보를 제공합니다. 저항 R6, R12 및 R18은 소신호 전압 진폭을 결정합니다. IPH 핀 출력 게인은 100μA/A이며 선택된 R6, R12 및 R18 값(10kΩ)에 따라 1A 드레인 전류에 대해 1V 신호로 변환됩니다. 전압 신호는 시스템 마이크로 컨트롤러에 인터페이스하기 위해 커넥터 J1, J2 및 J3의 핀 6을 통해 사용할 수 있습니다.

## DC 버스 저전압(UV) 및 과전압(OV) 모니터링

BridgeSwitch U1은 저항 R3, R4 및 R5를 통해 DC 버스 전압을 모니터링합니다. R3, R4 및 R5가 결합된 저항은 표 3에 표시된 것과 같이 저전압 기준점(Threshold) 및 과전압 기준점(Threshold)을 설정합니다. 옵션 커패시터 C5는 잡음이 많은 환경에서 SM 핀에서 고주파 노이즈 디커플링을 제공합니다. 권장되는 최대값은 100pF입니다. U1의 FAULT 인터페이스는 감지된 모든 DC 버스 전압 변화를 커넥터 J1을 통해 시스템 마이크로 컨트롤러에 보고합니다.

## 시스템 레벨 온도 모니터링

BridgeSwitch U3은 SM 핀에 연결된 써미스터 RT2를 통해 시스템 온도를 모니터링합니다. 저항 R17은 시스템 레벨 고장 온도의 기준점(Threshold)을 원하는 레벨로 조정합니다. 이 예에서는 90°C입니다.

## 상태 업데이트 통신

U1, U2 및 U3의 FAULT 핀은 감지된 상태 업데이트를 각각 J1, J2 및 J3을 통해 시스템 마이크로 컨트롤러에 보고합니다. 오픈 드레인 FAULT 핀은 저항 R22, R23 및 R24를 통해 VDD\_U, VDD\_V 및 VDD\_W로 high로 풀업됩니다.

## 디바이스 ID

각 BRD1265C는 파워 업 시 ID 핀 연결을 확인하여 고유한 디바이스 ID를 할당합니다. 디바이스 ID는 감지된 상태 업데이트의 물리적 위치를 시스템 마이크로 컨트롤러와 통신할 수 있도록 합니다(디바이스 ID 프로그래밍 기능이 있는 단일 와이어 상태 통신 버스의 경우 그림 19 참조). 그림 22에 표시된 설계에서 U1의 ID 핀은 R7을 통해 BPL 핀에 단락되어 있습니다. U2의 ID 핀은 오픈된 채로 있으며, U3의 ID 핀은 R19를 통해 SG 핀에 단락되어 있습니다(ID 할당 세부 사항은 표 6 참조).

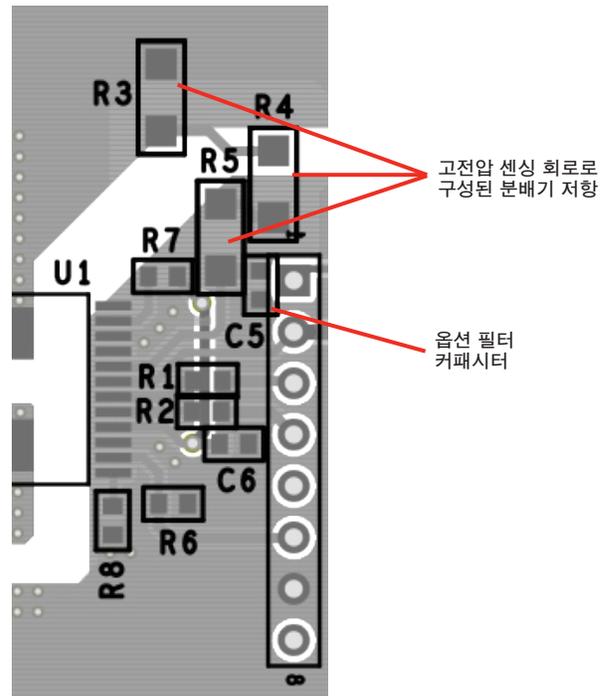
## 시스템 마이크로 컨트롤러에 대한 신호 커넥터

커넥터 J1, J2 및 J3은 PWM 입력, IPH 출력 및 상태 업데이트 신호를 위해 3상 인버터 스테이지를 시스템 마이크로 컨트롤러에 연결합니다. FAULT 인터페이스에 대한 외부 풀업 전압 레벨 VDD\_U, VDD\_V 및 VDD\_W는 3.3V 또는 5V입니다.

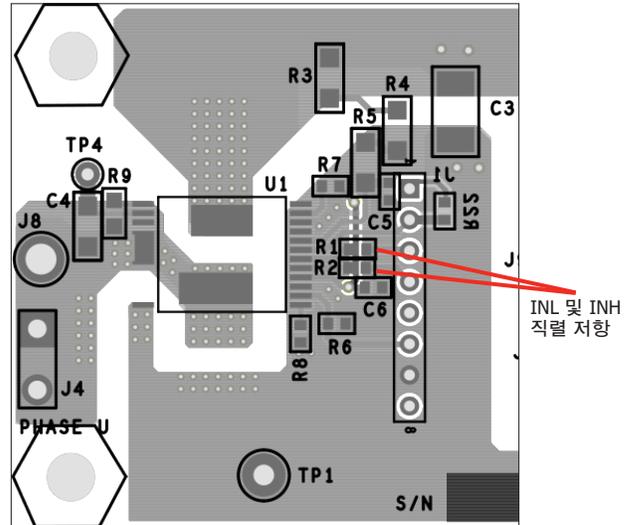
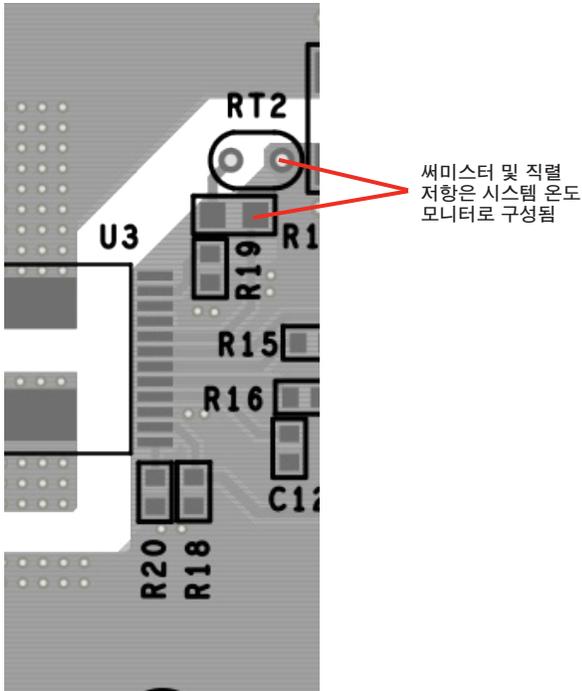
## PCB 설계 지침

### 시스템 모니터 핀 회로

고전압 센싱 회로로 구성될 경우 DC 버스 전압에서 SM 핀까지의 분배기 저항은 최소 패턴 길이로 IC에 가깝게 배치됩니다. 옵션 필터 커패시터는 SM 핀에 가깝게 배치되어 SG 핀으로 리턴합니다.



SM 핀이 시스템 레벨 온도 모니터 핀으로 구성된 경우 써미스터 및 직렬 저항은 SM 핀에 가깝게 배치됩니다.

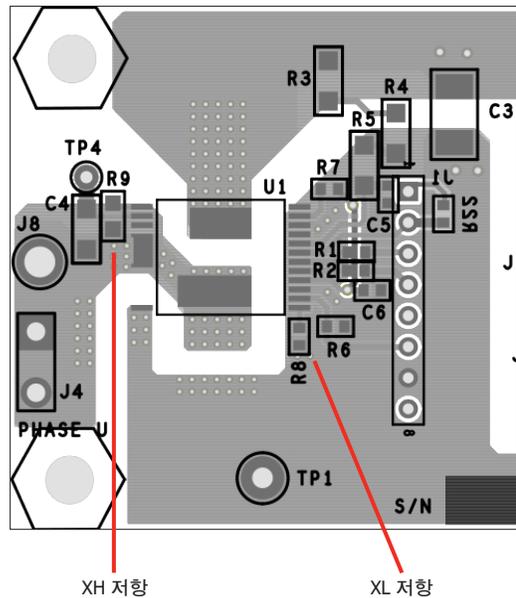
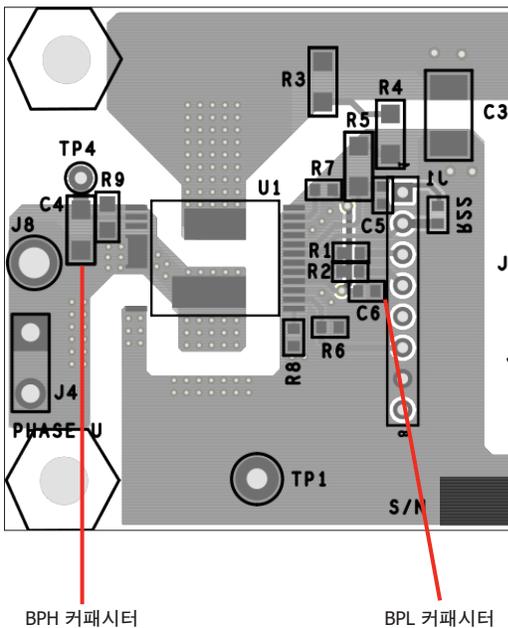


**XL 및 XH 저항**

XL 저항은 XL 핀에 가깝게 배치되며 SG 핀으로 되돌아갑니다. XH 저항은 하이 사이드 리턴 레퍼런스인 HB 핀에 대한 루프 영역을 최소화하여 XH 핀에 가깝게 배치됩니다.

**BPL 및 BPH 커패시터**

BPH/BPL 디커플링 커패시터는 노이즈 내성을 최대화하고 IC에 안정적으로 공급할 수 있도록 BridgeSwitch BPH 및 BPL 핀에 가능한 한 가깝게 배치됩니다. BPL 디커플링 커패시터는 SG 핀으로 직접 리턴하고 BPH 디커플링 커패시터는 HB 핀으로 직접 리턴합니다.

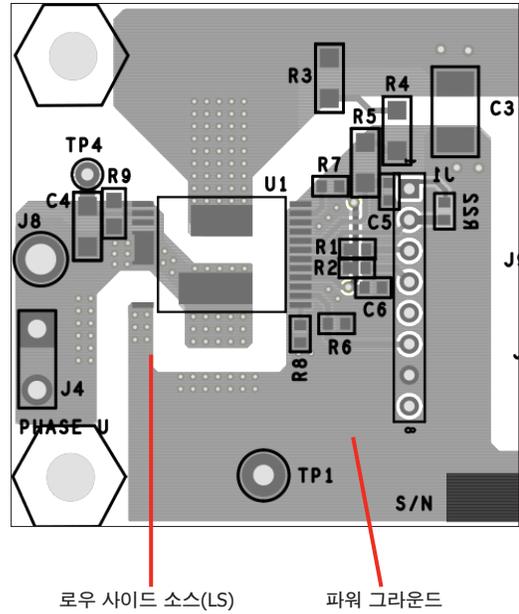
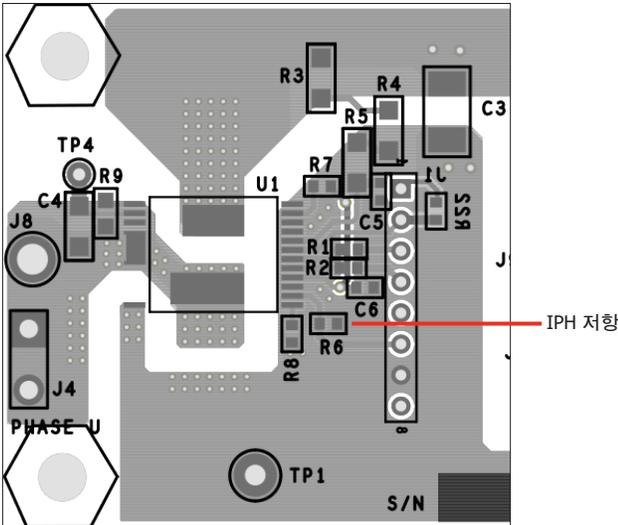


**IPH 저항**

IPH 저항은 IPH 핀에 가깝게 배치됩니다. IPH 신호를 시스템 마이크로 컨트롤러로 전달하는 PCB 패턴의 길이는 노이즈 픽업을 피하고 신호 무결성을 유지하기 위해 가능한 한 짧게 유지되어야 합니다. IPH 레지스터는 SG 핀을 기준으로 합니다.

**INL 및 /INH 입력 저항**

INL/INH 저항은 INL/INH 핀에 가능한 한 가깝게 배치됩니다. 양호한 신호 무결성을 위해 마이크로 컨트롤러에서 BridgeSwitch로의 PWM 신호를 전달하는 PCB 패턴의 길이를 최소화하는 것이 좋습니다.

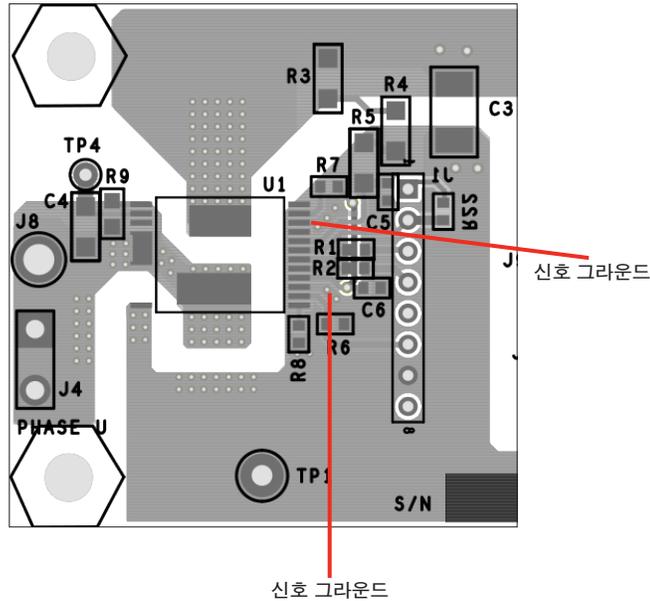


### 신호 그라운드(SG)

신호 그라운드는 고체 구리선을 통해 LS 핀에 직접 연결됩니다. 이 구리선은 패턴을 되돌리는 모든 로직 및 소신호 회로로부터 분리됩니다. 모든 로우 사이드 컨트롤 회로 및 시스템 마이크로 컨트롤러 신호는 SG 핀을 기준으로 합니다.

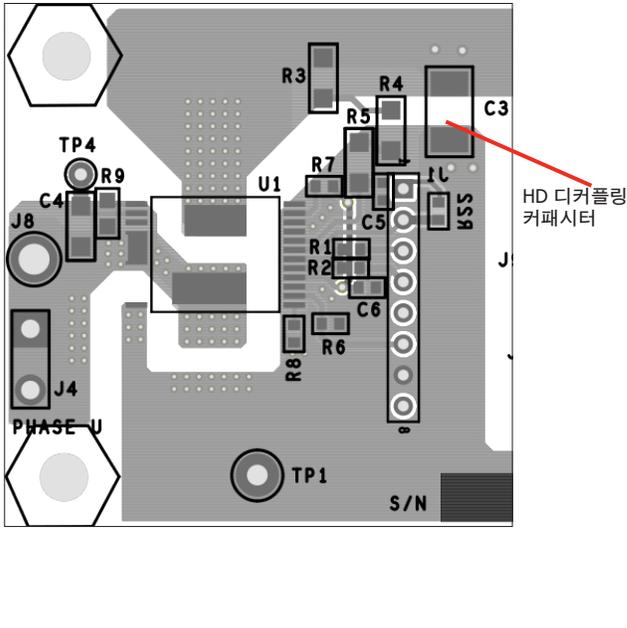
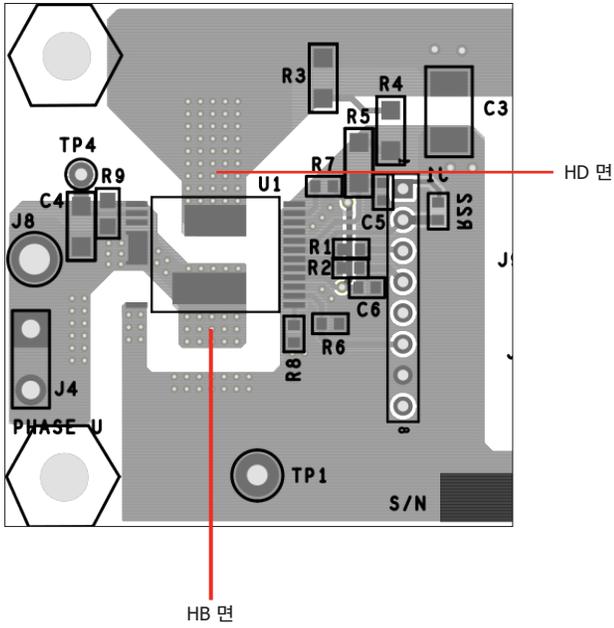
### HD 및 HB 면

BridgeSwitch HD 및 HB 노출 패드 레이아웃은 히트싱크를 위한 충분한 패턴 영역을 제공하도록 구성됩니다.



### 파워 그라운드

LS 핀은 파워 그라운드 역할을 합니다. LS핀은 그라운드 면에 연결하는 것이 좋으며, 이는 벌크 커패시터 마이너스 단자에 연결되어 그라운드 슬드 역할을 합니다.



**DC 버스 디커플링 커패시터**

HD 핀 디커플링 커패시터는 BridgeSwitch에 DC 버스 전압의 로컬 고주파수 디커플링을 제공합니다. 커패시터는 필요한 연면거리 및 공간거리를 고려하여 DC 입력 버스 플러스 및 마이너스 면 사이에서 BridgeSwitch에 가깝게 배치됩니다.

## 최대 정격 절대값<sup>1,2</sup>

HD 핀 전압 <sup>2</sup> .....	-1.3V~600V
HB 핀 전압.....	-15V~600V
DC 출력 전류 <sup>6,7</sup> : BRD1x60C.....	1.0A
BRD1x61C.....	1.7A
BRD1x63C.....	3.0A
BRD1x65C.....	5.5A
BRD1x67C.....	11.5A
BPH 핀 전압 <sup>3</sup> .....	-0.3V~16.5V
BPL/ID 핀 전압.....	-0.3V~16.5V
BYPASS 핀 전류.....	15mA
XH PIN <sup>3</sup> 전압.....	-0.3V~5.3V
XL PIN 전압.....	-0.3V~5.3V
FAULT/INL/INH 핀 전압.....	-0.3V~5.3V
SM 핀 전압.....	-0.3V~5.3V
SM 핀 전류.....	2mA
IPH 핀 전압.....	-0.3V~5.3V
IPH 핀 전류.....	2mA
LS 핀에서 SG 핀으로의 전압 <sup>5</sup> .....	±0.33V

정선 온도 <sup>7</sup> : FREDFET.....	-40°C~160°C
드라이버.....	-40°C~150°C
보관 온도.....	-65~150°C
리드 온도 <sup>4</sup> .....	260°C

### 참고:

- 지정된 최대 정격은 제품에 영구적인 손상을 초래하지 않는 한도 내에서 일회적으로 측정된 결과입니다. 지정된 시간보다 오랫동안 최대 정격 절대값 조건에 노출하면 제품 신뢰성에 영향을 미칠 수 있습니다.
- 모든 전압은 특별히 언급하지 않는 한 로우 사이드 소스 LS 및 신호 그라운드 SG를 기준으로 합니다.  $T_A = 25^\circ\text{C}$ .
- 하프 브리지 연결 HB를 기준으로 합니다.  $T_A = 25^\circ\text{C}$ .
- 케이스에서 1/16인치 거리를 두고 5초 동안 측정합니다.
- LS 핀과 직렬로 연결된 외부 전류 센싱 저항을 포함합니다.  $T_J = -20^\circ\text{C} \sim 125^\circ\text{C}$ .
- 25°C 케이스 및 125°C 정선 온도에서 계산된 FREDFET당 연속 DC 출력 전류입니다.
- 일반적으로 내부 회로에 의해 제한됩니다.

## 써멀 저항

써멀 저항( $\theta_{JA}$ )<sup>3</sup>: inSOP-24C 패키지

BRD1x60C.....	80°C/W <sup>1</sup> , 65°C/W <sup>2</sup>
BRD1x61C.....	78°C/W <sup>1</sup> , 63°C/W <sup>2</sup>
BRD1x63C.....	74°C/W <sup>1</sup> , 59°C/W <sup>2</sup>
BRD1x65C.....	68°C/W <sup>1</sup> , 53°C/W <sup>2</sup>
BRD1x67C.....	63°C/W <sup>1</sup> , 51°C/W <sup>2</sup>

### 참고:

- 0.36평방인치(232mm<sup>2</sup>), 2온스(610g/m<sup>2</sup>) 동판에 납땜된 노출 패드.
- 1.0평방인치(645mm<sup>2</sup>), 2온스(610g/m<sup>2</sup>) 동판에 납땜된 노출 패드.
- 두 파워 스위치는 각각 총 전력의 절반 소모.

파라미터	기호	조건 로우 사이드 SOURCE = 0V $T_J = -20^\circ\text{C} \sim 125^\circ\text{C}$ (특별히 지정되지 않은 경우)	최소	일반	최대	단위	
<b>바이패스 공급 기능</b>							
<b>BYPASS 전압</b>	$V_{BPL}$ $V_{BPH}$	$T_J = 25^\circ\text{C}$ '참고 D' 참조	13.8	14.5	15.2	V	
<b>BYPASS 션트 레귤레이터 전압</b>	$V_{BPL(SHUNT)}$ $V_{BPH(SHUNT)}$	$I_{BPL} = I_{BPH} = 6\text{mA}$ $T_J = 25^\circ\text{C}$ '참고 D' 참조	14.5	15.3	16.1	V	
<b>BYPASS 전압 히스테리시스(Hysteresis)</b>	$V_{BPL(HYST)}$ $V_{BPH(HYST)}$	$T_J = 25^\circ\text{C}$	1.9	2.4	2.9	V	
<b>BYPASS 로우 사이드 공급 전류</b>	$I_{BPL(S1)}$	$V_{BPL} = 14.5\text{V}$ '참고 A' 참조	$V_{INL} < V_{IL}$ , $V_{/INH} > V_{IH}$		0.37	0.45	mA
	$I_{BPL(S2)}$		$V_{INL} > V_{IL}$ , $V_{/INH} < V_{IH}$	0.53	0.80		
<b>BYPASS 하이 사이드 공급 전류</b>	$I_{BPH(S1)}$	$V_{BPH} = 14.5\text{V}$ '참고 A' 참조	$V_{INL} < V_{IL}$ , $V_{/INH} > V_{IH}$		0.33	0.42	mA
			$V_{INL} > V_{IL}$ , $V_{/INH} < V_{IH}$		0.51	0.67	
			BRD1X60 BRD1X61 BRD1X63 BRD1X65 BRD1X67		0.68	0.75	
<b>BYPASS 로우 사이드 총 전 전류</b>	$I_{CH1(LS)}$	$T_J = 25^\circ\text{C}$	$V_{BPL} = 0$ $V_{HD-LS} = 50\text{V}$		3.0		mA
	$I_{CH2(LS)}$		$V_{BPL} = 14.5\text{V}$ $V_{HD-LS} \geq 100\text{V}$ '참고 C' 참조		1.7		

파라미터	기호	조건 로우 사이드 SOURCE = 0V $T_J = -20^{\circ}\text{C} \sim 125^{\circ}\text{C}$ (특별히 지정되지 않은 경우)	최소	일반	최대	단위	
<b>바이패스 공급 기능(계속)</b>							
BYPASS 하이 사이드 총 전 전류	$I_{CH1(HS)}$	$V_{HB} = V_{LS}$ $T_J = 25^{\circ}\text{C}$	$V_{BPH-HB} = 0$ $V_{HD-HB} = 50\text{V}$	1.8		mA	
	$I_{CH2(HS)}$		$V_{BPH-HB} = 14.5\text{V}$ $V_{HD-HB} \geq 100\text{V}$ '참고 C' 참조	10			
<b>하이 사이드 및 로우 사이드 FREDFET 컨트롤</b>							
INL 풀다운 전류	$I_{INL}$	$V_{INL} = 2.5\text{V}$	0	1	1.15	$\mu\text{A}$	
/INH 풀업 전류	$I_{INH}$	$V_{INH} = 2.5\text{V}$	-1.15	-1	0		
입력 전압 high	$V_{IH}$		2.5			V	
입력 전압 low	$V_{IL}$				0.8	V	
데드 타임 로우 오프에서 하이 온으로	$t_{DLH}$	$V_{BPL} = V_{BPH} = 14.5\text{V}, V_{DS} = 325\text{V}, I_D = 0.1\text{A}$ '그림 11 및 23' 참조	470	588	705	ns	
데드 타임 하이 오프에서 로우 온으로	$t_{DHL}$	$V_{BPL} = V_{BPH} = 14.5\text{V}, V_{DS} = 325\text{V}, I_D = 0.1\text{A}$ '그림 11' 참조	470	588	705	ns	
스위칭 시간 FREDFET 턴온	$t_{ON}$	$V_{BPL} = V_{BPH} = 14.5\text{V}, V_{DS} = 325\text{V}, I_D = 0.1\text{A}$ /INH > $V_{IH}$ , '그림 23', '참고 C' 참조		0.7		$\mu\text{s}$	
스위칭 시간 FREDFET 턴오프	$t_{OFF}$	$V_{BPL} = V_{BPH} = 14.5\text{V}, V_{DS} = 325\text{V}, I_D = 0.1\text{A}$ /INH > $V_{IH}$ , '그림 23', '참고 C' 참조		0.4		$\mu\text{s}$	
<b>디바이스 보호 및 시스템 레벨 모니터링</b>							
FREDFET 정선 경고 온도	$T_{WA}$	'참고 C' 참조	118	125	132	$^{\circ}\text{C}$	
FREDFET 정선 섯다운 온도	$T_{SD}$	'참고 C' 참조	143	150	157	$^{\circ}\text{C}$	
Current Limit 기준점(Threshold)	$I_{LIM(DEF)}$	$R_{XL} = R_{XH} = 44.2\text{k}\Omega$ $T_J = 25^{\circ}\text{C}$ $di/dt = 250\text{mA}/\mu\text{s}$	BRD1x60	0.665	0.700	0.735	A
			BRD1x61	1.425	1.500	1.575	
			BRD1x63	2.138	2.250	2.363	
			BRD1x65	2.850	3.000	3.150	
			BRD1x67	3.875	4.100	4.330	
	$I_{LIM(RED)}$		BRD1x60	0.286	0.308	0.330	
			BRD1x61	0.586	0.630	0.674	
			BRD1x63	0.878	0.945	1.012	
			BRD1x65	1.172	1.260	1.348	
			BRD1x67	1.600	1.720	1.840	
Current Limit 지연 시간	$t_{ILD}$	'참고 B' 참조		150		ns	
리딩 엣지 블랭킹 시간	$t_{LEB}$	'참고 B' 참조	300			ns	
위상 전류 출력 계인	$g_{IPH}$	$R_{XL} = R_{XH} = 44.2\text{k}\Omega,$ $T_J = 25^{\circ}\text{C}$ $I_{D(LS)} = 0.75 \times I_{LIM(DEF)}$ 온 타임 $\geq 2\mu\text{s}$	BRD1260	388	400	412	$\mu\text{A/A}$
			BRD1261	194	200	206	
			BRD1263	145	150	155	
			BRD1265	97	100	103	
			BRD1267	72.7	75	77.3	

파라미터	기호	조건 로우 사이드 SOURCE = 0V $T_j = -20^{\circ}\text{C} \sim 125^{\circ}\text{C}$ (특별히 지정되지 않은 경우)	최소	일반	최대	단위
<b>디바이스 보호 및 시스템 레벨 모니터링(계속)</b>						
위상 전류 출력 지연 시간	$t_{IPH}$	$R_{XL} = R_{XH} = 44.2\text{k}\Omega, T_j = 25^{\circ}\text{C},$ $I_{D(LS)} = 0.75 \times I_{LIM(DEF)}, di/dt = 250\text{mA}/\mu\text{s}$ 온 타임 $\geq 2\mu\text{s}$ , '참고 B, I' 참조		500		ns
XL/XH 핀 전압	$V_{XL}$ $V_{XH}$	$V_{BPL} = V_{BPH} = 14.5\text{V}$ $R_{XL} = R_{XH} \geq 44.2\text{k}\Omega$ $T_j = 25^{\circ}\text{C}$	1.15	1.20	1.25	V
XL/XH 핀 회로 단락 전류	$I_{XL(SC)}$ $I_{XH(SC)}$	$T_j = 25^{\circ}\text{C}$		-36	-30	$\mu\text{A}$
SM 핀 전압	$V_{SM}$	버스 전압 센싱으로 구성된 SM 핀 $I_{SM} = 35\mu\text{A}$		1.6	1.9	V
고전압 버스 UV55 기준 전류(Threshold)	$I_{UV55}$	$T_j = 25^{\circ}\text{C}$	18	20	22	$\mu\text{A}$
고전압 버스 UV70 기준 전류(Threshold)	$I_{UV70}$	$T_j = 25^{\circ}\text{C}$	23	25	27	$\mu\text{A}$
고전압 버스 UV85 기준 전류(Threshold)	$I_{UV85}$	$T_j = 25^{\circ}\text{C}$	28	30	32	$\mu\text{A}$
고전압 버스 UV100 기준 전류(Threshold)	$I_{UV100}$	$T_j = 25^{\circ}\text{C}$	33	35	37	$\mu\text{A}$
고전압 버스 UV 지연 시간	$t_{D(UV)}$	$I_{SM} = I_{UV100}$ '참고 B' 참조		40		ms
고전압 버스 OV 기준 전류 (Threshold)	$I_{OV}$	$T_j = 25^{\circ}\text{C}$	57	60	63	$\mu\text{A}$
고전압 버스 OV 지연 시간	$t_{D(OV)}$	'참고 C' 참조		80		$\mu\text{s}$
고전압 버스 OV 턴오프 히스테리시스(Hysteresis)	$I_{OV(HYST)}$			4		$\mu\text{A}$
시스템 과열 기준점 (Threshold)	$V_{TM(TH)}$	외부 온도 센싱으로 구성된 SM 핀 '그림 17' 참조	1.14	1.2	1.26	V
과열 지연 시간	$t_{D(TM)}$	'참고 B, C' 참조		1		ms
온도 모니터 출력 전류	$I_{TM}$			96		$\mu\text{A}$
온도 모니터 전류 온-타임	$t_{ON(TM)}$	'참고 C' 참조		10		ms
온도 모니터 전류 듀티 비	$D_{ITM}$	'참고 B, C' 참조		1		%
<b>상태 통신 버스</b>						
내부 통신을 위한 INL 하이 타임	$t_{INLH(COM)}$	$\geq t_{DHL}$ 인 경우 $/INH > V_{IH}$ '참고 G' 및 '그림 24' 참조	2			$\mu\text{s}$
FAULT 핀 전압 high	$V_{FAH}$	$R_{UP} = 267\Omega, V_{UP} = 3.3\text{V}$	2.5			V
FAULT 핀 전압 low	$V_{FAL}$	$R_{UP} = 267\Omega, V_{UP} = 3.3\text{V}$			0.8	V
FAULT 핀 전류 싱크	$I_{FAS}$	$R_{UP} = 267\Omega, V_{UP} = 3.3\text{V}$ , '참고 F' 참조	3			mA

파라미터	기호	조건 로우 사이드 SOURCE = 0V T <sub>J</sub> = -20°C~125°C (특별히 지정되지 않은 경우)	최소	일반	최대	단위			
<b>상태 통신 버스(계속)</b>									
디바이스 ID 기간	t <sub>ID</sub>	V <sub>FAULT</sub> < V <sub>FAL</sub> T <sub>J</sub> = 25°C	V <sub>ID</sub> = V <sub>BPL</sub>	38	40	42	μs		
			V <sub>ID</sub> = 플로우팅	57	60	63	μs		
			V <sub>ID</sub> = V <sub>SD</sub>	76	80	84	μs		
정상 상태 기간	t <sub>SS</sub>	V <sub>FAULT</sub> > V <sub>FAH</sub> '참고 C' 참조		80		μs			
로직 비트 0 기간	t <sub>BIT0</sub>	T <sub>J</sub> = 25°C	9.4	10	10.6	μs			
로직 비트 1 기간	t <sub>BIT1</sub>	T <sub>J</sub> = 25°C	38	40	42	μs			
로우 타임 기간	t <sub>LO</sub>	T <sub>J</sub> = 25°C	9.4	10	10.6	μs			
유휴(idle) 기간	t <sub>IDLE</sub>	'참고 C' 참조		2x t <sub>SS</sub>		μs			
시스템 컨트롤 ID 기간	t <sub>SYSID</sub>	V <sub>FAULT</sub> < V <sub>FAL</sub> '참고 C' 참조		160		μs			
고장 래치 리셋 시간	t <sub>LARES</sub>	V <sub>FAULT</sub> < V <sub>FAL</sub> '참고 C' 참조		2x t <sub>SYSID</sub>		μs			
<b>파워 FREDFET 채널 및 다이오드</b>									
드레인-소스 항복 전압	BV <sub>DSS</sub>	I <sub>D</sub> = 250μA, T <sub>J</sub> = 25°C	600			V			
하이 사이드 DRAIN 공급 전압	V <sub>HD(START)</sub>		50			V			
OFF 상태 드레인 누설 전류	I <sub>DSS</sub>	V <sub>DS</sub> = 540V T <sub>J</sub> = 100°C '참고 H' 참조			65	μA			
ON 상태 드레인-소스 저항	R <sub>DS(ON)</sub>	BRD1x60 V <sub>BPH</sub> = V <sub>BPL</sub> = 14.5V I <sub>D</sub> = 0.1 × I <sub>LIM(DEF)</sub>	T <sub>J</sub> = 25°C		6.84	8.21	Ω		
			T <sub>J</sub> = 100°C		9.65	11.58			
		BRD1x61 V <sub>BPH</sub> = V <sub>BPL</sub> = 14.5V I <sub>D</sub> = 0.1 × I <sub>LIM(DEF)</sub>	T <sub>J</sub> = 25°C		2.95	3.54			
			T <sub>J</sub> = 100°C		4.28	5.14			
		BRD1x63 V <sub>BPH</sub> = V <sub>BPL</sub> = 14.5V I <sub>D</sub> = 0.1 × I <sub>LIM(DEF)</sub>	T <sub>J</sub> = 25°C		1.53	1.84			
			T <sub>J</sub> = 100°C		2.11	2.53			
		BRD1x65 V <sub>BPH</sub> = V <sub>BPL</sub> = 14.5V I <sub>D</sub> = 0.1 × I <sub>LIM(DEF)</sub>	T <sub>J</sub> = 25°C		0.83	0.99			
			T <sub>J</sub> = 100°C		1.13	1.35			
		BRD1x67 V <sub>BPH</sub> = V <sub>BPL</sub> = 14.5V I <sub>D</sub> = 0.1 × I <sub>LIM(DEF)</sub>	T <sub>J</sub> = 25°C		0.47	0.56			
			T <sub>J</sub> = 100°C		0.61	0.73			
		DRAIN 전압 하강 시간	t <sub>VF</sub>	V <sub>HVBUS</sub> = 325V 그림 23 참조 '참고 C, E' 참조		115			ns
		DRAIN 전압 상승 시간	t <sub>VR</sub>	V <sub>HVBUS</sub> = 325V 그림 23 참조 '참고 C, E' 참조		95			ns

파라미터	기호	조건		최소	일반	최대	단위			
		로우 사이드 SOURCE = 0V T <sub>J</sub> = -20°C~125°C (특별히 지정되지 않은 경우)								
<b>파워 FREDFET 채널 및 다이오드(계속)</b>										
다이오드 순방향 전압	V <sub>SD</sub>	BRD1x60, I <sub>S</sub> = 0.5A '참고 C' 참조	T <sub>J</sub> = 25°C		1.60		V			
			T <sub>J</sub> = 100°C		1.42					
		BRD1x61, I <sub>S</sub> = 0.7A '참고 C' 참조	T <sub>J</sub> = 25°C		1.49					
			T <sub>J</sub> = 100°C		1.22					
		BRD1x63, I <sub>S</sub> = 1A '참고 C' 참조	T <sub>J</sub> = 25°C		1.46					
			T <sub>J</sub> = 100°C		1.13					
		BRD1x65, I <sub>S</sub> = 1A '참고 C' 참조	T <sub>J</sub> = 25°C		1.09					
			T <sub>J</sub> = 100°C		0.91					
		BRD1x67, I <sub>S</sub> = 1A '참고 C' 참조	T <sub>J</sub> = 25°C		0.91					
			T <sub>J</sub> = 100°C		0.80					
		다이오드 역 리커버리 시간	t <sub>RR</sub>	V <sub>R</sub> = 400V T <sub>J</sub> = 125°C '참고 C' 참조	BRD1x60, I <sub>S</sub> = 0.5A di/dt = 50A/μs			120		ns
					BRD1x61, I <sub>S</sub> = 0.75A di/dt = 50A/μs			100		
BRD1x63, I <sub>S</sub> = 1A di/dt = 50A/μs					130					
BRD1x65, I <sub>S</sub> = 1A di/dt = 75A/μs					120					
BRD1x67, I <sub>S</sub> = 1A di/dt = 75A/μs					130					

### 참고:

- 총 전류 소비는 두 FREDFET이 모두 오프 상태일 때는 I<sub>BPL(S1)</sub> 또는 I<sub>BPH(S1)</sub>와 I<sub>DSS</sub>의 합이고 하나의 FREDFET이 스위칭할 때는 I<sub>BPL(S2)</sub> 또는 I<sub>BPH(S2)</sub>와 I<sub>DSS</sub>의 합입니다(20kHz 최대 커뮤테이션 주파수 가정).
- 설계에 의해 보장되며, 생산 과정에서 테스트되지 않았습니다.
- 특성화를 통해 보장되며, 생산 과정에서 테스트되지 않았습니다.
- 바이패스 셉트 레귤레이터 전압은 설계에 의해 보장되는 바이패스 전압보다 큼니다.
- 일반 3상 인버터 애플리케이션 회로에서 테스트됩니다. 일반적으로 내부 회로에 의해 제한됩니다.
- 디바이스 타이밍 테스트 중에 간접적으로 측정되었습니다.
- 컨트롤 입력 /INH가 t<sub>IDLE</sub> > t<sub>DHL</sub>의 유휴(idle) 기간 동안 높았다고 가정합니다. t<sub>IDLE</sub> < t<sub>DHL</sub>인 경우, 내부 통신에 필요한 최소 INL 하이 타임이 t<sub>DHL</sub> - t<sub>IDLE</sub>만큼 증가합니다(그림 24 참조).
- 컨트롤러 BYPASS 핀 전압은 FREDFET 오프 상태 중에 V<sub>BPL</sub> + 0.1V 또는 V<sub>BPH</sub> + 0.1V입니다.
- IPH 출력은 8kΩ 및 7pF의 직렬 RC 네트워크와 병렬로 10kΩ 저항에 연결됩니다.

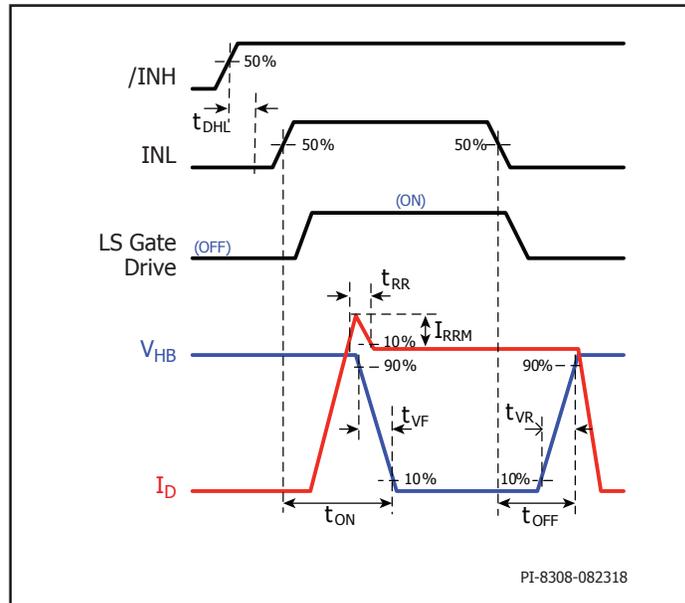


그림 23. 로우 사이드 FREDFET 스위칭 타이밍

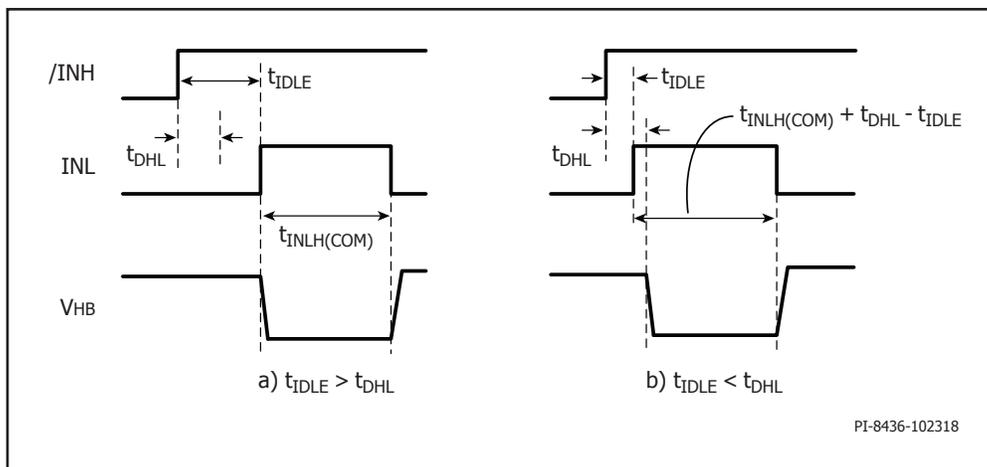


그림 24. 디바이스 내부 하이 사이드 상태 업데이트에 필요한 최소 INL 하이 타임 a)  $t_{IDLE} > t_{DHL}$  b)  $t_{IDLE} < t_{DHL}$

## 일반적 사양 특성

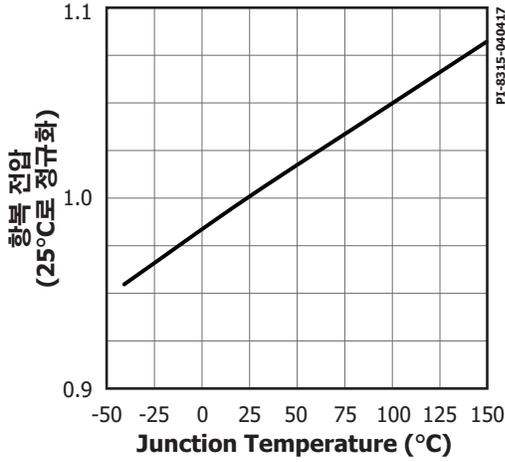


그림 25. 파워 FREDFET 항복 전압과 온도 비교

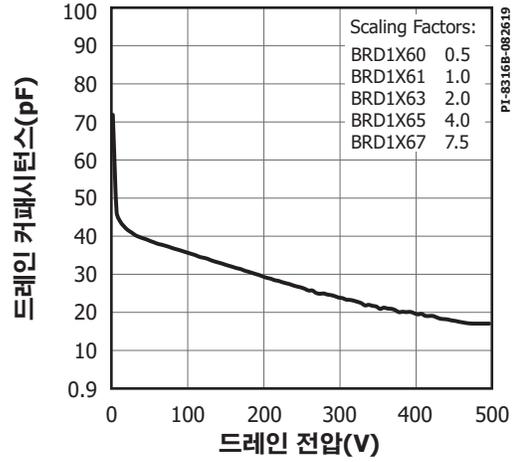


그림 26. 파워 FREDFET  $C_{oss}$ 와 전압 비교

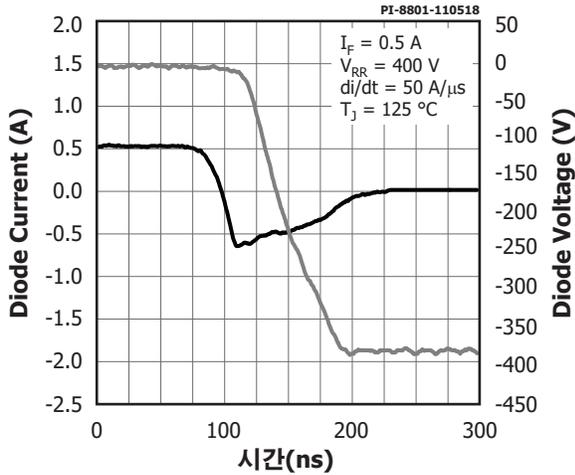


그림 27. 일반 다이오드 역 리커버리(BRD1X60)

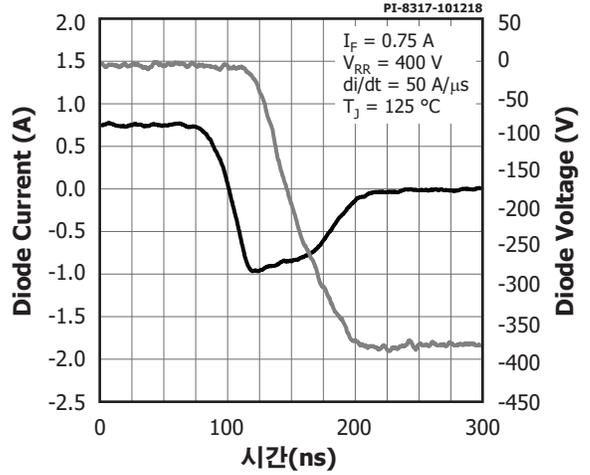


그림 28. 일반 다이오드 역 리커버리(BRD1X61)

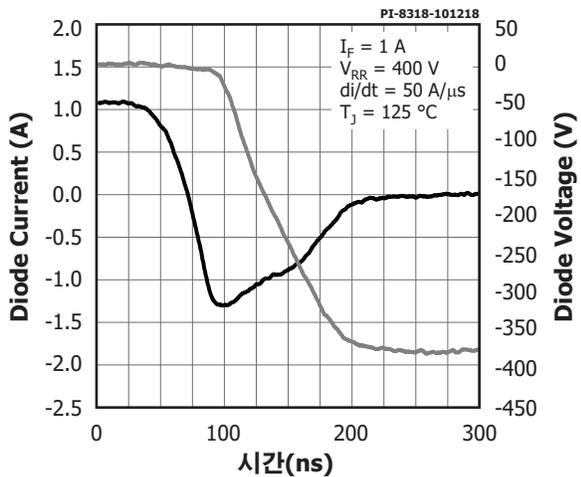


그림 29. 일반 다이오드 역 리커버리(BRD1X63)

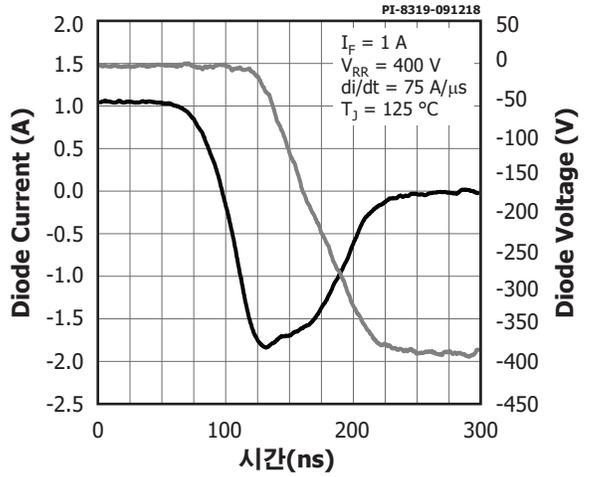


그림 30. 일반 다이오드 역 리커버리(BRD1X65)

일반적 성능 특성(계속)

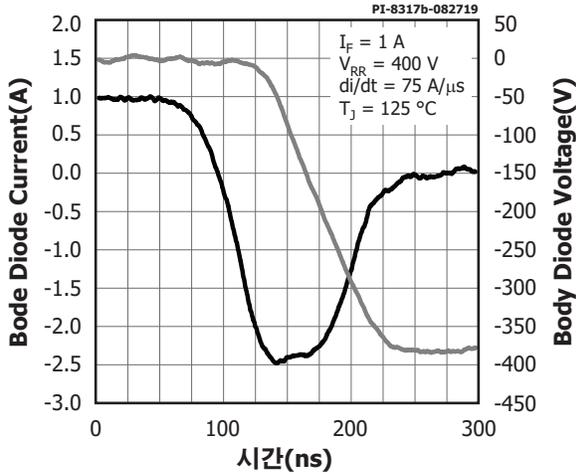


그림 31. 일반적인 역 리커버리(BRD1X67)

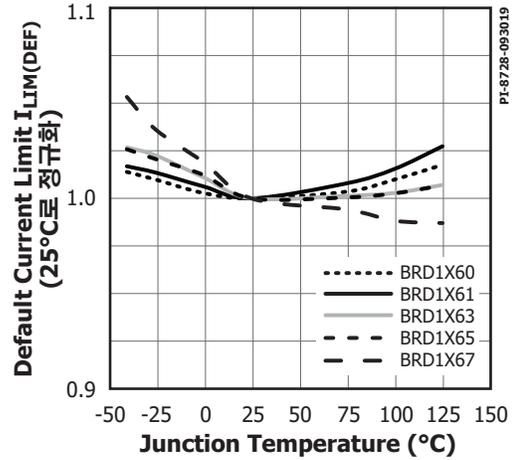


그림 32. Default Current Limit과 온도 비교

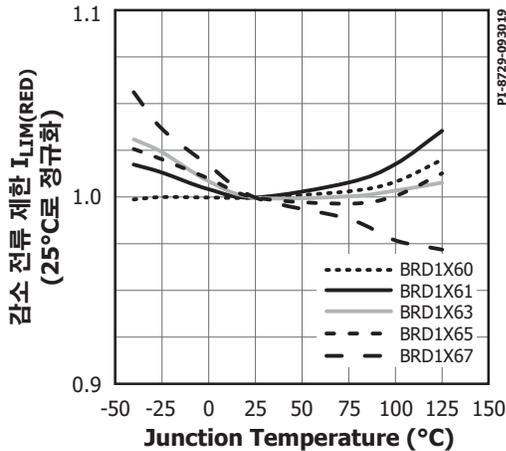


그림 33. 감소 전류 제한과 온도 비교

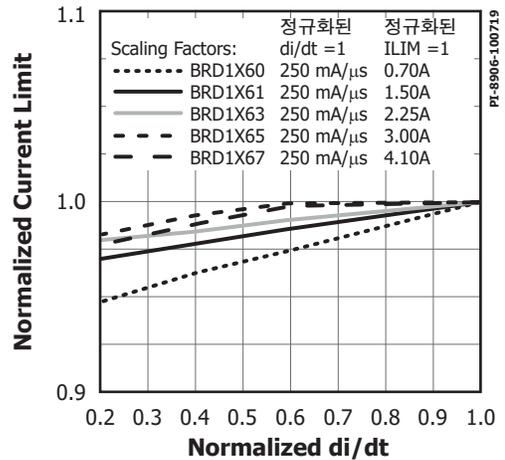


그림 34. Default Current Limit과 di/dt 비교

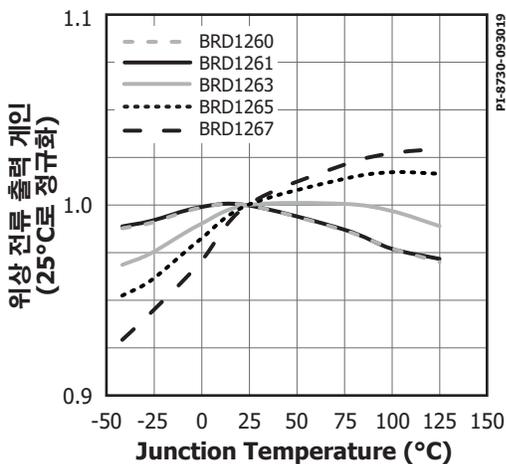


그림 35. 위상 전류 출력 계인과 온도 비교

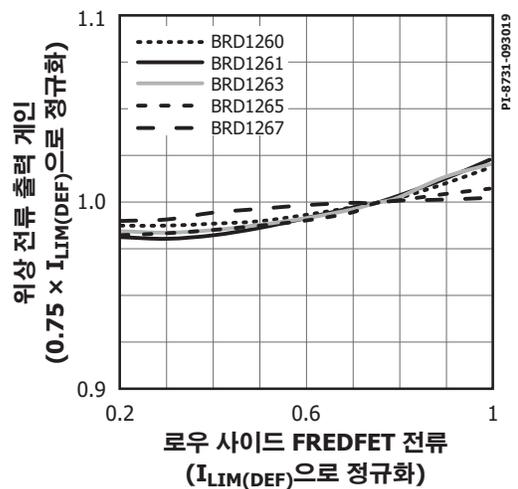


그림 36. 위상 전류 출력 계인과 로우 사이드 FREDFET 전류 비교

## 일반적 성능 특성(계속)

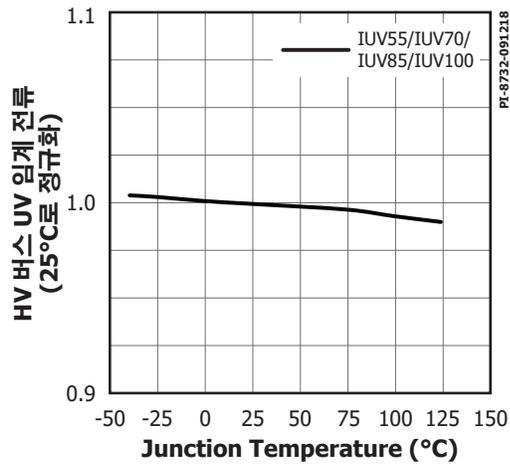


그림 37. HV 버스 UV 임계 전류와 온도 비교

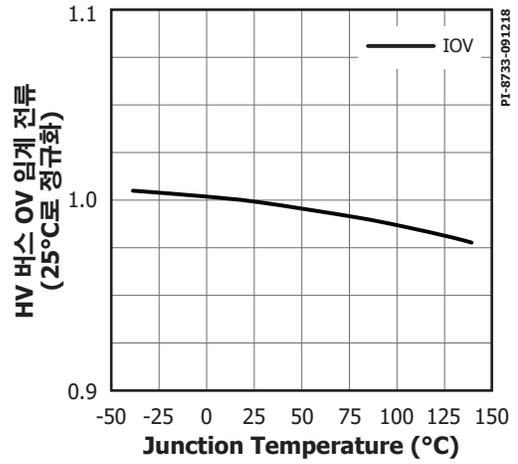
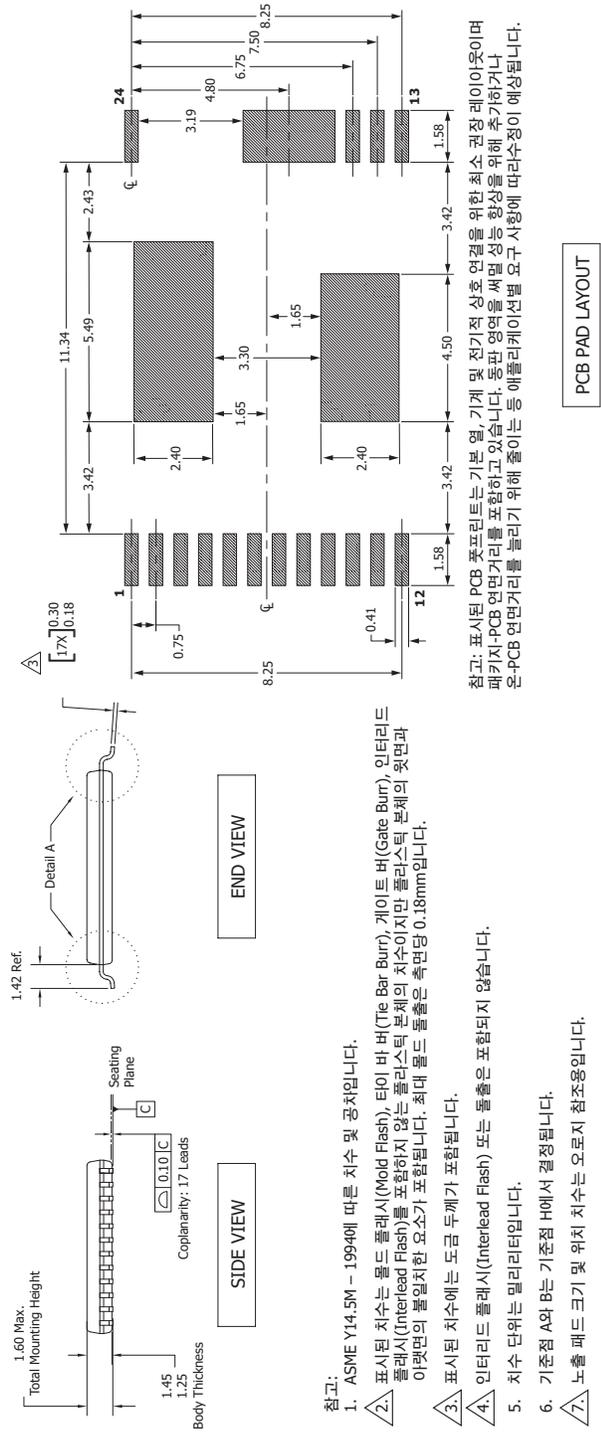
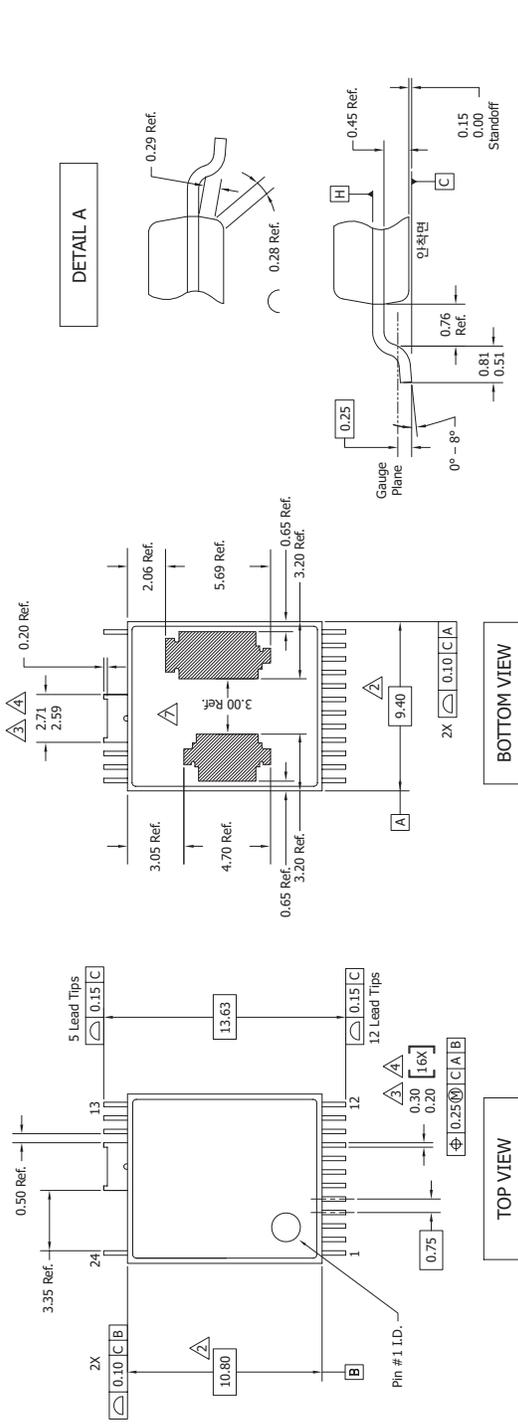


그림 38. HV 버스 OV 기준 전류(Threshold)와 온도 비교

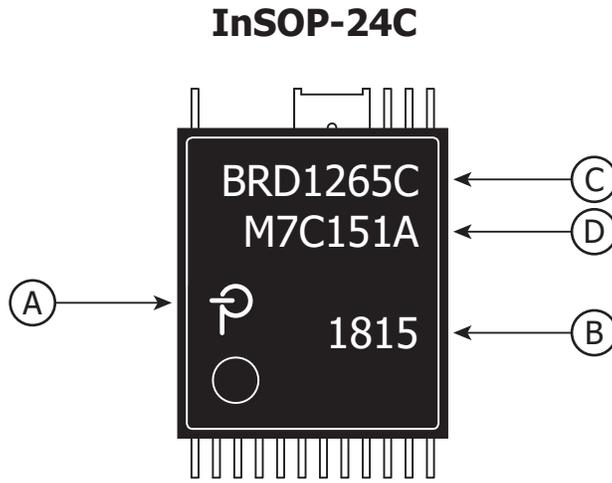
## InSOP-24C



참고: 표시된 PCB 풋프린트는 기본 열, 기계 및 전기적 상호 연결을 위한 최소 권장 레이아웃이며 패키지-PCB 언먼거리를 포함하고 있습니다. 동판 영역을 써멀 성능 향상을 위해 추가하거나 언-PCB 언먼거리를 늘리기 위해 줄이는 등 애플리케이션별 요구 사항에 따라 수정이 예상됩니다.

- 참고:
1. ASME Y14.5M - 1994에 따른 치수 및 공차입니다.
  2. 표시된 치수는 몰드 플래시(Mold Flash), 타이 바 버(Tie Bar Burr), 게이트 버(Gate Burr), 인터리드 플래시(Interlead Flash)를 포함하지 않는 플라스틱 본체의 치수이지만 플라스틱 본체의 뒷면과 이렛면의 불일치한 요소가 포함됩니다. 최대 몰드 돌출은 측면당 0.18mm입니다.
  3. 표시된 치수에는 도금 두께가 포함됩니다.
  4. 인터리드 플래시(Interlead Flash) 또는 돌출은 포함되지 않습니다.
  5. 치수 단위는 밀리미터입니다.
  6. 기준점 A와 B는 기준점 H에서 결정됩니다.
  7. 노출 패드 크기 및 위치 치수는 오로지 참조용입니다.

PACKAGE MARKING



- A. 파워 인테그레이션스(Power Integrations) 등록 상표
- B. 조립 날짜 코드(앞 두 자리: 연도, 뒤 두 자리: 작업 주)
- C. 제품 ID(부품 번호/패키지 유형)
- D. Lot ID 코드

PI-8836-100118

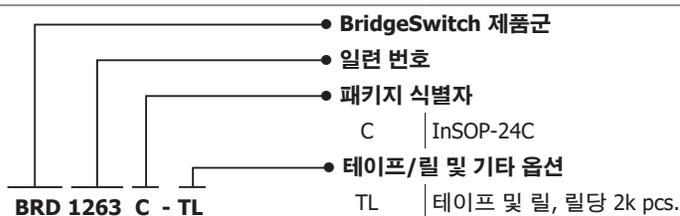
## 부품 주문 및 MSL 표

제품 / 부품 번호	MSL 등급
BRD1160C	3
BRD1161C	3
BRD1163C	3
BRD1165C	3
BRD1167C	3
BRD1260C	3
BRD1261C	3
BRD1263C	3
BRD1265C	3
BRD1267C	3

## ESD 및 래치업 표

테스트	조건	결과
125°C에서의 래치업	JESD78D	모든 핀에서 > ±100mA 또는 > 1.5 × V <sub>MAX</sub>
HBM(Human Body Model) ESD	ANSI/ESDA/JEDEC JS-001-2014	BRD1X61, BRD1X63, BRD1X65, BRD1X67: 모든 핀에서 > ±2kV BRD1X60: HD 및 HB 핀을 제외한 모든 핀에서 > ±2kV HD 및 HB 핀에서 > ±1kV
충전 디바이스 모델 ESD	ANSI/ESDA/JEDEC JS-002-2014	모든 핀에서 > ±500 V

## 부품 주문 정보



개정	참고	날짜
E	코드 A 릴리즈.	10/18
F	5페이지에서 그림 6과 BYPASS LOW-SIDE 핀 및 HIGH-SIDE 핀 레귤레이터 섹션 두 번째 단락 업데이트. 그림 27 업데이트. ESD 및 래치업 표의 결과 열 중간 행 텍스트 편집.	11/18
G	최대 정격 절대값 표에서 HB 핀 전압, $I_{CH1(HS)}$ 조건 오른쪽 열 파라미터 텍스트 업데이트 및 27페이지의 그림 33 성능 곡선 추가.	01/19
H	사소한 텍스트 변경, 그림 12, $I_{CH1(HS)}$ 조건 상단 오른쪽 열, $I_{LIM(RED)}$ Min, Typ, Max 값 파라미터 업데이트.	05/19
I	BRD1167C 및 BRD1267C 부품 추가.	01/20

### 최신 업데이트에 대한 자세한 내용은 당사 웹사이트를 참고하십시오. [www.power.com](http://www.power.com)

파워 인테그레이션스(Power Integrations)는 안정성 또는 생산성 향상을 위하여 언제든지 당사 제품을 변경할 수 있는 권한이 있습니다. 파워 인테그레이션스(Power Integrations)는 본 문서에서 설명하는 디바이스나 회로 사용으로 인해 발생하는 어떠한 책임도 지지 않습니다. 파워 인테그레이션스(Power Integrations)는 어떠한 보증도 제공하지 않으며 모든 보증(상품성에 대한 묵시적 보증, 특정 목적에의 적합성 및 타사 권리의 비침해를 포함하되 이에 제한되지 않음)을 명백하게 부인합니다.

### 특허 정보

본 문서에서 설명하는 제품 및 애플리케이션(제품의 외부 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허 또는 파워 인테그레이션스(Power Integrations)에서 출원 중인 미국 및 해외 특허에 포함될 수 있습니다. 파워 인테그레이션스(Power Integrations)의 전체 특허 목록은 [www.power.com](http://www.power.com)에서 확인할 수 있습니다. 파워 인테그레이션스(Power Integrations)는 고객에게 [www.power.com/ip.htm](http://www.power.com/ip.htm)에 명시된 특정 특허권에 따른 라이선스를 부여합니다.

### 수명 유지 장치 사용 정책

파워 인테그레이션스(Power Integrations)의 제품은 파워 인테그레이션스(Power Integrations) 사장의 명백한 문서상의 허가가 없는 한 수명 유지 장치 또는 시스템의 핵심 부품으로 사용할 수 없습니다. 자세한 정의는 다음과 같습니다.

수명 유지 장치 또는 시스템이란 (i)신체에 대한 외과적 이식을 목적으로 하거나, (ii)수명 지원 또는 유지를 목적으로 사용되며, (iii) 사용 지침에 따라 올바르게 사용하는 경우에도 동작의 실패가 사용자의 상당한 부상 또는 사망을 초래할 수 있는 장치 또는 시스템입니다.

핵심 부품이란 부품의 동작 실패가 수명 유지 장치 또는 시스템의 동작 실패를 초래하거나, 해당 장치 또는 시스템의 안전성 및 효율성에 영향을 줄 수 있는 수명 유지 장치 또는 시스템에 사용되는 모든 부품입니다.

파워 인테그레이션스(Power Integrations), 파워 인테그레이션스(Power Integrations) 로고, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSIP, eSOP, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, PowiGaN, SCALE, SCALE-1, SCALE-2, SCALE-3 및 SCALE-iDriver는 Power Integrations, Inc.의 상표이며, 기타 상표는 각 회사의 재산입니다. ©2020, Power Integrations, Inc.

### 파워 인테그레이션스(Power Integrations) 전 세계 판매 지원 지역

<b>본사</b> 5245 Hellyer Avenue San Jose, CA 95138, USA 본사 전화: +1-408-414-9200 고객 서비스: 전 세계: +1-65-635-64480 북미: +1-408-414-9621 이메일: <a href="mailto:usasales@power.com">usasales@power.com</a>	<b>독일(AC-DC/LED 판매)</b> Einsteinring 24 85609 Dornach/Aschheim Germany 전화: +49-89-5527-39100 이메일: <a href="mailto:eurosales@power.com">eurosales@power.com</a>	<b>이탈리아</b> Via Milanese 20, 3rd. Fl. 20099 Sesto San Giovanni (MI) Italy 전화: +39-024-550-8701 이메일: <a href="mailto:eurosales@power.com">eurosales@power.com</a>	<b>싱가포르</b> 51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 전화: +65-6358-2160 이메일: <a href="mailto:singaporeales@power.com">singaporeales@power.com</a>
<b>중국(상하이)</b> Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 전화: +86-21-6354-6323 이메일: <a href="mailto:chinasales@power.com">chinasales@power.com</a>	<b>독일(게이트 드라이버 판매)</b> HellwegForum 1 59469 Ense Germany 전화: +49-2938-64-39990 이메일: <a href="mailto:igbt-driver.sales@power.com">igbt-driver.sales@power.com</a>	<b>일본</b> Yusen Shin-Yokohama 1-chome Bldg. 1-7-9, Shin-Yokohama, Kohoku-ku Yokohama-shi, Kanagawa 222-0033 Japan 전화: +81-45-471-1021 이메일: <a href="mailto:japansales@power.com">japansales@power.com</a>	<b>대만</b> 5F, No. 318, Nei Hu Rd., Sec. 1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C. 전화: +886-2-2659-4570 이메일: <a href="mailto:taiwansales@power.com">taiwansales@power.com</a>
<b>중국(셴젠)</b> 17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 전화: +86-755-8672-8689 이메일: <a href="mailto:chinasales@power.com">chinasales@power.com</a>	<b>인도</b> #1, 14th Main Road Vasanthanagar Bangalore-560052 India 전화: +91-80-4113-8020 이메일: <a href="mailto:indiasales@power.com">indiasales@power.com</a>	<b>대한민국</b> RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea 전화: +82-2-2016-6610 이메일: <a href="mailto:koreasales@power.com">koreasales@power.com</a>	<b>영국</b> Building 5, Suite 21 The Westbrook Centre Milton Road Cambridge CB4 1YG 전화: +44 (0) 7823-557484 이메일: <a href="mailto:eurosales@power.com">eurosales@power.com</a>