

# 應用說明 AN-61

## LinkSwitch-3 系列

### 設計指南與考量

#### 簡介

LinkSwitch™-3 系列 IC 是高度整合的單晶片切換 IC，專為輸出功率高達 10 W 的離線式電源供應器而設計。LinkSwitch-3 非常適合充電器、適配器、輔助電源供應器和 LED 驅動器，可提供恆定電壓和恆定電流 (CV/CC) 輸出調節，而無需使用光耦合器或二次側回授電路。透過整合輸出纜線壓降補償、變壓器電感補償和外部元件溫度變化補償，即使在輸出纜線末端也能實現高精度。開/關控制可最佳化負載和線電壓範圍內的效率，使得設計能夠輕鬆符合低無負載和電源供應器效率要求。

此系列的每款產品都在同一晶片上整合了高電壓功率 MOSFET 和控制器。內部啟動偏壓電流汲取自與 DRAIN 接腳連線的高電壓電流源，省去了對外部啟動電路的需求。在全頻模式下作業時，內部振盪器經過頻率調變 (抖動) 降低 EMI。此外，IC 具有整合式功能，可提供系統級保護。自動重新啟動功能限制了 MOSFET、變壓器及輸出二極體在過載、輸出短路和

開迴路情況時的功耗。自動恢復磁滯回復過溫保護功能會在發生過熱故障時停用 MOSFET 切換。藉助 Power Integrations 的 EcoSmart™ 技術，圍繞 LinkSwitch-3 系列成員設計的電源供應器能夠透過低成本偏壓電路消耗低於 30 mW 的無負載功率輸出。這就簡化了協調能效標準的符合工作，例如加州能源委員會 (CEC)、歐洲行為準則和能源之星標準。

#### 基礎電路配置

圖 1 中的電路顯示使用 LinkSwitch-3 設計之返馳式電源供應器的基礎配置。由於 LinkSwitch-3 高度整合，因此，幾乎沒有需要外部解決的設計問題，從而產生一個適用於所有應用的通用電路結構。例如，對於某些電路元件而言，不同的輸出功率等級可能需要不同的值，但電路配置保持不變。

#### 適用範圍

本應用說明專供使用 LinkSwitch-3 系列裝置來設計隔離 AC-DC 返馳式電源供應器的工程師使用。其提供相關準則，供工程師快速選取主要元件，並完成適合的變壓器設計。為了簡化工作，本應用說明直接參考 PI Expert 套裝設計軟體中的 PIXIs 設計試算表。

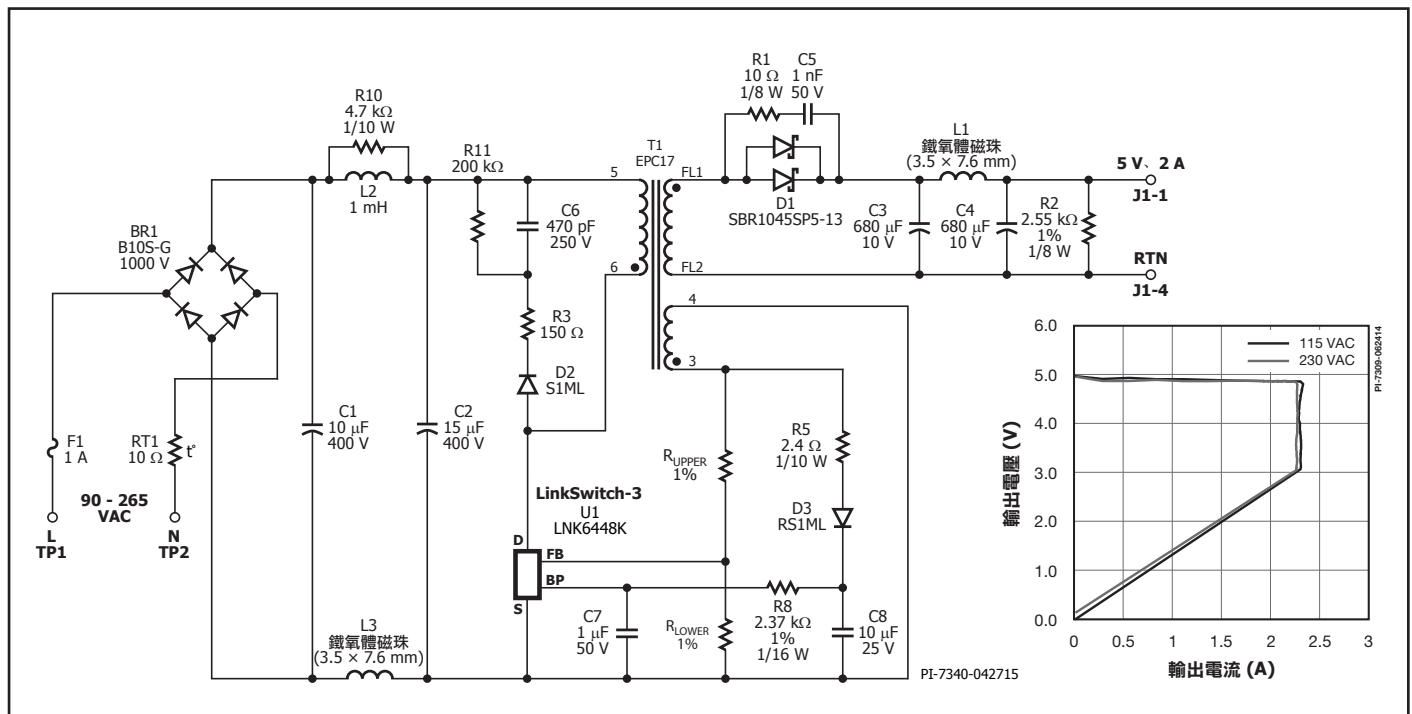


圖 1. 節能 USB 充電器電源供應器 (平均效率達 78%，無負載輸入功率低於 30 mW)。

除了本應用說明外，您還可找到 LinkSwitch-3 設計範例報告 (DER)。如  
需有關下載 PI Expert、設計範例報告與本文件之更新的詳細資訊，請  
造訪 [www.power.com](http://www.power.com)。

**快速入門**

若想快速入門，請使用以下資訊來快速設計變壓器，並選取第一個原型  
所使用的元件。僅需將下述資訊鍵入 PIXIs 試算表中；系統會基於典型  
設計自動選取其他參數。試算表儲存格位置參照以方括號表示，如：  
[儲存格參照]。

- 鍵入 AC 輸入電壓範圍  $V_{AC\_MIN}$ 、 $V_{AC\_MAX}$  與最低線電壓頻率  $f_L$  [B3、B4、B5]。
- 選擇應用類型，即轉接器或開放式架構 [B6]。
- 輸入標準輸出電壓 (如果適用，位於纜線末端)  $V_O$  [B7]。
- 輸入所需的最小輸出電流值 [B8]。
- 輸入預估效率 [B10]。
  - 全電壓輸入電壓 (85-265 VAC) 或單一 100/115 VAC (85-132 VAC) 設計為 0.76，單一 230 VAC (185-265 VAC) 設計為 0.78。(在最大負載和  $V_{AC\_MIN}$  條件下測量第一個原型板的效率後，視需要調整數字。)
- 鍵入損失分配係數  $Z$  [B11]。
  - 典型應用為 0.5 (評估第一個原型板後，相應地調整數字)。
- 鍵入  $C_{IN}$  輸入電容 [B13]。
- 全輸入 (85-265 VAC) 或單一 (100/115 VAC) 線電壓為 2.5  $\mu F/W$  以上。
  - 單一 (230 VAC) 或單一 (195-265 VAC) 線電壓為 1  $\mu F/W$  以上。
  - 附註：選取 LYTSwitch-3 裝置後，如果計算出來的工作週期 [D64] 大於 55%，則增加輸入電容。
- 從下拉式清單中選取 LYTSwitch-3 裝置。
  - 根據輸出功率從表 1 中選擇裝置。
- 從下拉式清單中選取纜線壓降補償選項。執行此步驟之後，完整的零件編號將顯示在 [B17] 中。
- 鍵入標準工作頻率  $F_S$  [B22]。(  $F_S$  是電源供應器在標準峰值輸出功率點 (具有標準元件值) 運作時的標準工作頻率。)附註：建議的頻率在 70 kHz 與 85 kHz 之間。
- 鍵入開放狀態下的汲源極間壓降  $V_{DS}$  [B24]。如果沒有更好的資料可供使用，請使用 10 V。
- 鍵入輸出整流器的順向壓降  $V_D$  [B25]。針對蕭特基二極體使用 0.5，針對標準 PN 接面二極體使用 0.7。
- 確認  $K_p$  [D26] 是否大於 1.0，以確保不連續運作。為了取得更出色的 CC 容差，請將  $K_p$  設定為大於 1.15 的值。
- 在 [B30] 中輸入回授繞組圈數；必須確保  $V_{FLY}$  [B31] 高於 4 V。
- 輸入偏壓繞組電壓  $V_B$  [B36]，建議使用 10 V 以最大限度地降低無負載輸入功率。附註：如果  $V_{FLY}$  [B30] 高於 10 V，則回授繞組可以作為偏壓繞組共用，從而不需要單獨的偏壓繞組。
- 為輸出整流器導通時間  $D_{CON}$  [B40] 鍵入 4.6 ms 的值。附註： $D_{CON}$  是期望值， $D_{CON\_FINAL}$  則是實際  $D_{CON}$  (假設  $N_P$ 、 $N_S$  和  $V_{MIN}$  的整數值)。
- 從下拉式功能表中鍵入鐵芯類型 [B48]。如果未列出所需的鐵芯，請從下拉式功能表中選擇「自訂」，然後在 Custom-Core [B49] 中手動輸入鐵芯名稱，接下來輸入鐵芯特性  $A_E$ 、 $L_E$  和  $A_L$  ([B51] [B52] [B53])。
- 輸入線軸寬度  $BW$  [B54]。

輸出功率表<sup>1,2,3,4</sup>

產品 <sup>5</sup>	90-264 VAC	
	D (SO-8C) 封裝	
	轉換器	開放式架構
LNK6404D/LNK6424D	3.5 W	4.1 W
LNK6405D/LNK6415D/ LNK6425D	4.5 W	5.1 W
LNK6406D/LNK6416D/ LNK6426D/LNK6436D/ LNK6446D	5.5 W	6.1 W
LNK6407D/LNK6417D/ LNK6427D	7.5 W	7.5 W
產品 <sup>5</sup>	E (eSIP-7C) 和 K (eSOP-12B) 封裝	
	轉換器	開放式架構
	LNK6407K/LNK6417K/ LNK6427K	8.5 W
LNK6408K/LNK6418K/ LNK6428K/LNK6448K	10 W	10 W
LNK6408E/LNK6418E/ LNK6428E/LNK6448E	10 W	10 W

表 1. 輸出功率表。

附註：

1. 假設最小輸入 DC 電壓大於 90 VDC、 $K_p$  大於或等於 1 (建議  $K_p$  大於或等於 1.15，以獲得精準的定電流 (CC) 調節)、 $\eta$  大於 78%、 $D_{MAX}$  小於 55%。
  2. 如果使用較低的輸入電壓，將會降低輸出功率容量。
  3. 在散熱充分、環境溫度為 50 °C、裝置接面溫度低於 110 °C 之條件下測出的最小連續功率。
  4. 假設使用偏壓繞組為 BYPASS 接腳供電。
  5. 封裝：D：SO-8C、E：eSIP-7C、K：eSOP-12B。
- 如果需要擋牆膠帶，請在 [B55] 中鍵入擋牆膠帶寬度。附註：這會將繞組寬度減少為鍵入值的一半。
  - 鍵入一次側層數  $L$  [B56]。使用最大值 3 層來限制一次側漏電感值。
  - 鍵入一次側電感公差  $L_{P(TOLERANCE)}$  [B73]。
  - 鍵入變壓器鐵芯最大磁通密度  $B_{M(TARGET)}$  [B76]。附註：使用不超過最大磁通密度 (2600 高斯) 的值，以使變壓器的可聞雜訊保持在可接受的水平。按照 F 欄中的指引處理任何警告。
  - 確認鐵芯間隙  $L_G$  [D81]、線徑規格 AWG [D86] 和一次側的繞組電流密度 CMA [D87] 是否在可接受的限制內。
  - 確認 LinkSwitch-3 汲極電壓 [D99] 是否低於 680 V。
  - 使用電阻器值  $R_{UPPER}$  [D43] 和  $R_{LOWER}$  [D44] 作為回授電阻 (圖 1)。
  - 使用 PIVS [D100] 和  $I_{SRMS}$  [D93] 可確定適當的輸出整流器。
  - 選取輸入電容器電壓額定值 (高於  $V_{MAX}$  [D61])，然後選取漣波電流額定值 (高於  $I_{RIPPLE}$  [D67])。
  - 使用  $V_O$  [B8]、ISP [D90] 和  $I_{RIPPLE}$  [D94] 確定適當的輸出濾波電容器。
  - 使用  $I_{AVG}$  [D65] 以及 600 V 到 1000 V 的預估反向峰值電壓，確定輸入整流器二極體 (通常為 1N4006 或 1N4007 類型)。
  - 使用  $I_{AVG}$  [D65] 可確定適當的輸入濾波電感器的電流額定值。通常，1 mH 到 2 mH 的電感器值足以符合傳導 EMI 要求。
  - 建置電源供應器原型後，測量峰值功率點下的輸出電壓和電流。在儲存格 [B103] 和 [B104] 中分別鍵入  $R_{UPPER}$  和  $R_{LOWER}$  所使用的值。

- 在儲存格 [B105] 中鍵入測量到的電壓。在儲存格 [B106] 中鍵入從定電壓 (CV) 轉換至定電流 (CC) 模式運作時所測量到的電流。PIXLs 計算電源供應器的微調回授電阻器值。安裝  $R_{UPPER}$  [D107] 和  $R_{LOWER}$  [D108] 的最接近 1% 值電阻器。

### 逐步設計程序

#### 步驟 1 – 輸入應用變數 $V_{AC\_MIN}$ 、 $V_{AC\_MAX}$ 、 $f_L$ 、 $V_O$ 、 $I_O$ 、 $h$ 、 $Z$ 、 $V_B$ 、 $t_c$ 、偏壓支援、 $C_{IN}$

根據表 2 確定輸入電壓範圍。

附註：對於具有 DC 而不是 AC 輸入的設計，請直接在設計試算表上填滿灰色的儲存格中鍵入最小和最大 DC 輸入電壓  $V_{MIN}$  [B60] 和  $V_{MAX}$  [B61] 的值 (請參見圖 4)。

#### 線電壓頻率, $f_L$

全輸入電壓或單一電壓 100 VAC 輸入的典型線電壓頻率為 50 Hz，單一電壓 115 VAC 輸入為 60 Hz，單一電壓 230 VAC 輸入為 50 Hz。這些值代表典型頻率，而不是最低頻率。對於大多數的應用，這可提供適當的總體設計餘裕。若要針對絕對最差情況或基於產品規格進行設計，請將這些數字降低 6% (降至 47 Hz 或 56 Hz)。對於半波整流，請使用  $f_L/2$ 。對於 DC 輸入，請直接在儲存格 [B60] 和 [B61] 中鍵入電壓。

#### 標準輸出電壓, $V_O$ (V)

對於具有定電壓 (CV)/定電流 (CC) 和僅具有定電壓 (CV) 的設計， $V_O$  是在載有標準輸出電流的已連接纜線末端測得的標準輸出電壓。輸出電壓公差為  $\pm 5\%$  (包括初始公差和整個產品規格型錄指定的接面溫度範圍)。

#### 所需的最小輸出電流, $I_O$ (A)

對於 CV/CC 設計， $I_O$  是標準輸出電壓處的最小所需輸出電流。

如果使用外部轉換器，標準輸出電壓和電流可能不同於標示規格。通常，標示規格代表轉換器的最小輸出電壓和電流，這就確保在測量時，轉換器至少提供  $V_{O(MIN)}$  和  $I_{O(MIN)}$ ，以滿足能效測量 – 測試方法。請參見圖 3，瞭解輸出電壓和電流的定義。

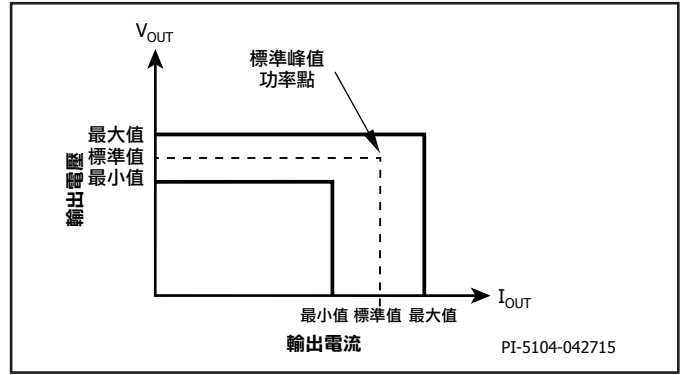


圖 2. 輸出特性包絡線定義。

標準輸入電壓 (VAC)	$V_{AC\_MIN}$	$V_{AC\_MAX}$
100/115	85	132
230	195	265
通用電壓	85	265

表 2. 標準全球輸入線電壓範圍。

例如，如果標準 CC 電平為 2.2 A，則最小  $I_O$  為 1.98 A，最大  $I_O$  為 2.42 A，公差為 10%。然後應輸入 1.98 A 以取得最小所需電流  $I_O$ 。

#### 電源供應器效率, $\eta$

鍵入在完全負載狀況與最差線電壓 (通常是最低輸入電壓) 下，於輸出纜線末端 (如適用) 測量的整個電源供應器的估計效率。全電壓輸入電壓 (85-265 VAC) 或單一 100/115 VAC (85-132 VAC) 輸入電壓設計從 0.76 開始，單一 230 VAC (185-265 VAC) 輸入電壓設計從 0.78 開始。在峰值輸出功率點以及  $V_{AC\_MIN}$  和  $V_{AC\_MAX}$  條件下測量第一個原型板的效率後，請相應調整數字。

輸入應用變數		設計標題	
VACMIN	90.00 V	最小 AC 輸入電壓	
VACMAX	265.00 V	最大 AC 輸入電壓	
fL	50.00 Hz	AC 主電源頻率	
應用類型	開放式架構	選擇應用類型	
VO	5.00 V	輸出電壓 (在連續功率下)	
IO	0.75 A	所需的最小輸出電流	
功率	3.75 W	連續輸出功率	
n	0.75	輸出端的預估效率。	
Z	0.50	Z 係數。二次側損失與電源供應器總損失的比率。如果沒有更合適的資料，使用 0.5	
tC	3.00 ms	橋式整流器導通時間估計值	
CIN	30.00	輸入電容	

圖 3. 設計試算表的「應用變數」部分。

DC 輸入電壓參數			
VMIN	117.76 V	最小 DC 匯流排電壓	
VMAX	374.77 V	最大 DC 匯流排電壓	

圖 4. 設計試算表的「DC 輸入電壓參數」部分。

**電源供應器損失分配係數, Z**

此係數代表電源供應器的二次側功率損失與一次側和二次側總功率損失之比。Z 與算出的效率一併使用，以確定輸入功率階段必須傳輸的實際功率。例如，在輸入階段的損失 (EMI 濾波器、整流等) 並未由此功率階段進行處理 (透過變壓器傳送)。因此，雖然效率降低，但變壓器設計並不會受影響。

$$Z = \frac{\text{Secondary Side Losses}}{\text{Total Losses}}$$

如果沒有其他資料可供使用，請使用 0.5 的值。

**橋式整流器導通時間, t<sub>c</sub> (ms)**

這是輸入 AC 正弦波的持續時間，在此期間，輸入二極體會給輸入電容充電。此值用於計算在 V<sub>AC(MIN)</sub> 條件下整個輸入電容的最小電壓。透過測量原型上的輸入電流波形，可得出 t<sub>c</sub> 的實際值。如果沒有其他資料可供使用，請使用 3 ms 的值。

**總輸入電容, C<sub>IN</sub> (μF)**

鍵入總輸入電容 (使用表 3 做為指引)。電容用於計算整個大電容器的最低電壓 V<sub>MIN</sub>。為 C<sub>IN</sub> 選取一個值，使 V<sub>MIN</sub> 保持在 90 V 以下。

每瓦輸出功率的總輸入電容 (μF/W)	
AC 輸入電壓 (VAC)	全波整流
100/115	2.5
230	1
85-265	2.5

表 3. 對於不同的輸入電壓範圍建議的總輸入電容。

**步驟 2 – 輸入 LinkSwitch-3 變數: LinkSwitch-3 裝置和封裝, V<sub>DS</sub> 和 V<sub>D</sub>**

**輸出功率表<sup>1,2,3,4</sup>**

產品 <sup>5</sup>	90-264 VAC	
	D (SO-8C) 封裝	
	轉換器	開放式架構
LNK6404D/LNK6424D	3.5 W	4.1 W
LNK6405D/LNK6415D/ LNK6425D	4.5 W	5.1 W
LNK6406D/LNK6416D/ LNK6426D/LNK6436D/ LNK6446D	5.5 W	6.1 W
LNK6407D/LNK6417D/ LNK6427D	7.5 W	7.5 W
產品 <sup>5</sup>	E (eSIP-7C) 和 K (eSOP-12B) 封裝	
	轉換器	開放式架構
	LNK6407K/LNK6417K/ LNK6427K	8.5 W
LNK6408K/LNK6418K/ LNK6428K/LNK6448K	10 W	10 W
LNK6408E/LNK6418E/ LNK6428E/LNK6448E	10 W	10 W

表 4. 輸出功率表。

選擇正確的 LinkSwitch-3 裝置和封裝 請參閱 LinkSwitch-3 功率表 (表 4) 並選擇適合所需輸出功率和工作條件的裝置 (密封轉換器或開放式架構)。用於 7 接腳表面接合式 SO-8C 的 D 封裝，用於 11 接腳表面接合式 eSOP-12B 的 K 封裝 (LNK64x7 和 LNK64x8) 或用於 6 接腳穿孔式 eSIP-7C 的 E 封裝 (僅限 LNK64x8)。(請參閱圖 5 瞭解此步驟和接下來的 4 個步驟)。

**選取纜線壓降補償選項**

選取纜線補償選項 (表 5)，以便與輸出纜線中的輸出壓降百分比最相符。例如，纜線阻抗為 150 mΩ 的 5 V、2 A LNK64x8K 設計具有 0.3 V 的纜線壓降。當所需的標準輸出電壓為 5 V (在纜線末端) 時，表示壓降為 6%。在此情況下，請選取 +6% 的補償，以使誤差最小。執行此步驟之後，完整的零件編號將顯示在 [B18] 中。

**LinkSwitch-3 輸出纜線  
壓降補償**

裝置	輸出電壓變化係數 (±1%)
LNK640x	1.02
LNK641x	1.04
LNK642x	1.06
LNK643x	1.08
LNK644x	1.01

表 5. 纜線補償變化係數與裝置。

**選取工作頻率 F<sub>s</sub>。**

鍵入標準工作切換頻率 F<sub>s</sub>。F<sub>s</sub> 是電源供應器在標準峰值輸出功率點運作時的切換頻率。選取處於 70 kHz 與 85 kHz 之間的頻率範圍。最小和最大工作頻率因 L<sub>p</sub> 公差和內部限電流而異。如果算出的最小或最大頻率超出 45 kHz 到 100 kHz 的範圍，則會顯示警告。

**LinkSwitch-3 開啟狀態汲源極間電壓, V<sub>DS</sub> (V)**

此參數是跨 LinkSwitch-3 汲極與源極接腳產生的平均開啟狀態電壓。如果未鍵入值，PIXIs 會使用 10 V 的預設值。

**輸出二極體順向壓降, V<sub>D</sub> (V)**

輸入輸出二極體的平均順向壓降。蕭特基二極體使用 0.5 V，或針對 PN 接面二極體使用 0.7 V (如果指定的二極體資料無法使用)。V<sub>D</sub> 具有 0.5 V 的預設值。

**MOSFET 關閉時間與二次側二極體導通時間之比, K<sub>p</sub>**

為進行適當調節，LinkSwitch-3 需要電源供應器在不連續導通模式下運作。確認 K<sub>p</sub> 是否大於 1.0，以確保不連續運作。為了取得更出色的 CC 容差，請將 K<sub>p</sub> 設定為大於 1.15 的值 (15% 的餘裕考慮了頻率抖動、元件公差等)。K<sub>p</sub> 應始終大於 1，用於表示不連續導通模式，並且是一次側 MOSFET 關閉時間與二次側二極體導通時間之比。

$$K_p \equiv K_{DP} = \frac{(1-D) \times T}{t} = \frac{V_{OR} \times (1-D_{MAX})}{(V_{MIN} - V_{DS}) \times D_{MAX}}$$

**回授繞組參數**

回授繞組參數由 PIXIs 試算表計算得出。 $N_{FB}$  是變壓器中的回授繞組圈數。 $V_{FLY}$  及  $V_{FOR}$  代表 MOSFET 開啟 ( $V_{FOR}$ ) 或關閉 ( $V_{FLY}$ ) 時回授繞組上的電壓。

**偏壓繞組參數 – 選擇外部偏差**

如果需要 LinkSwitch-3 的外部偏壓電源供應器且應在變壓器中添加偏壓繞組，則選擇外部偏壓。外部偏壓支援可提高效率，尤其是在低負載時，並透過停用 IC 的內部高壓供應器來降低無負載輸入功耗。對於 LNK64X7-LNK64X8，必須採用外部偏壓，因為內部分流 (自偏壓) 電流不足以在滿負載期間提供 IC 電流。

如果回授繞組電壓 ( $V_{FLY}$ ) 等於或高於 10 V，則偏壓繞組可以與回授繞組相同。如果回授繞組電壓 ( $V_{FLY}$ ) 低於 10 V，則輸入  $V_B$  的偏壓電壓 (圖 7)。使用 10 V 可以最大限度地降低無負載輸入功率。

$N_B$  是偏壓繞組圈數。 $R_{EXT}$  是偏壓繞組輸出二極體和 BYPASS 接腳之間的電阻器。

**步驟 3 – 選取輸出二極體導通時間,  $D_{CON}$  ( $\mu$ s)**

$D_{CON}$  是預設值，而  $D_{CON\_FINAL}$  是最終的  $D_{CON}$  值，使用整合的  $N_S$  (二次側繞組圈數) 和  $N_P$  (一次側繞組圈數) 計算該值。 $D_{CON\_FINAL}$  為峰值輸出功率點處的輸出二極體導通時間。變更  $D_{CON}$  (最終是  $D_{CON\_FINAL}$ ) 的值可調整二次側及回授繞組圈數，進而更好地利用線軸繞組窗口涵蓋範圍。增加  $D_{CON}$  (最終是  $D_{CON\_FINAL}$ ) 會增加圈數。

$D_{CON}$  的最小值在滿載時限制為 4.6  $\mu$ s，以確保在對回授繞組取樣時的輕負載條件下，在內部 MOSFET 關閉後，輸出二極體仍然導通。 $D_{CON}$  的最大值通常由  $K_p$  值所限制。達到最小值 1.0 之前， $K_p$  會隨著  $D_{CON}$  的增加而降低。電阻器  $R_{UPPER}$  及  $R_{LOWER}$  為針對回授繞組電阻器的初始計算值。

**步驟 4 – 基於輸出功率選擇鐵芯和線軸並輸入  $A_E$ 、 $L_E$ 、 $A_L$ 、 $B_W$ 、 $L$** 

這些符號分別代表鐵芯有效截面積  $A_E$  ( $cm^2$ )、鐵芯有效路徑長度  $L_E$  (cm)、鐵芯無間隙有效電感  $A_L$  (nH/Turn<sup>2</sup>)、線軸寬度  $B_W$  (mm) 以及一次側層數  $L$ 。

依預設，如果鐵芯儲存格留空，則試算表會選取符合峰值磁通密度限制的最小鐵芯尺寸。使用者可變更此選擇，並在常用鐵芯清單中選擇替代鐵芯 (如表 6 所示)。表 6 提供特定鐵芯尺寸之功率能力的相關指引。

填滿灰色的儲存格 [B51 到 B56] 可用於直接鍵入鐵芯與線軸參數。如果選擇的鐵芯不在清單上，或是特定的鐵芯或線軸資訊與試算表中參考的資訊不同，這會很有用。

輸入 LinkSwitch-3 變數				
選擇的裝置	LNK64x8E	LNK64x8E	選擇的 LinkSwitch-3 裝置和封裝。例如，LNK64x4D 或 LNK64x8K	選擇的 LinkSwitch-3 裝置和封裝。例如，LNK64x4D 或 LNK64x8K
繞線壓降補償選項	無補償	無補償	選取繞線壓降補償等級	選取繞線壓降補償等級
完整零件編號		LNK6448E	完整零件編號	完整零件編號
ILIMITMIN		0.47 A	最小限電流	最小限電流
ILIMITTYP		0.50 A	典型限電流	典型限電流
ILIMITMAX		0.54 A	最大限電流	最大限電流
FS		80.00 kHz	最大功率下的典型裝置 切換頻率	最大功率下的典型裝置 切換頻率
VOR		39.29 V	輸出反射電壓 (建議 VOR 小於 135 V)	輸出反射電壓 (建議 VOR 小於 135 V)
VDS		10.00 V	LinkSwitch-3 開啟狀態下的汲源極間電壓	LinkSwitch-3 開啟狀態下的汲源極間電壓
VD		0.50 V	輸出繞組二極體順向壓降	輸出繞組二極體順向壓降
KP		1.72	假設最小 LP、VMIN 和最大切換頻率的 KP，但不包括頻率抖動。	假設最小 LP、VMIN 和最大切換頻率的 KP，但不包括頻率抖動。

圖 5. 輸入設計試算表的 LYTSwitch-3 變數。

回授繞組參數				
NFB		10.00	10.00	回授繞組圈數
VFLY			6.88 V	返馳式電壓 - 切換開關閉期間回授繞組上的電壓
VFOR			11.11 V	順向式電壓 - 切換開關閉期間回授繞組上的電壓

圖 6. 設計試算表的「回授繞組參數」部分。

偏壓繞組參數				
偏壓	外部偏壓	外部偏壓		選取自偏壓或外部偏壓，以便為 IC 供電。注意，這將影響 ILIMIT
VB		10.00 V		偏壓繞組電壓。確保 VB > VFLY。偏壓繞組假設為回授繞組頂部的 AC 堆疊。
NB		6.00		偏壓繞組圈數
REXT		7.50 k-ohm		BYPASS 接腳電阻器的建議值 (使用標準 5% 電阻器)

圖 7. 設計試算表的「偏壓繞組參數」部分。

對於要求一次側與二次側之間安全隔離 (但不使用三層絕緣線) 的設計, 需鍵入線軸 (參數 M) 每邊使用的安全擋牆寬度。通用輸入設計通常需要 6.2 mm 的總邊緣, 在試算表中應輸入的值为 3.1 mm。若是垂直線軸, 擋牆可能不對稱。然而, 如果需要 6.2 mm (舉例而言) 的總寬度擋牆, 即使實際擋牆僅存在線軸的一邊, 仍要鍵入 3.1 mm。

鐵芯尺寸	輸出功率能力
EF12.6	3.3 W
EE13	3.3 W
EE16	6.1 W
EF20	10 W

表 6. LinkSwitch-3 設計中常用尺寸的輸出功率能力。

對於使用三層絕緣線的設計, 可能仍需要輸入小的餘裕, 以滿足所需的安全安規距離。通常, 有很多適用於每種鐵芯尺寸的線軸存在, 每個都有不同的機械間距。請參閱線軸產品規格型錄, 或向您的安全專家或變壓器供應商尋求指引, 以決定您的設計需求。由於餘裕會減小繞組的可利用區域, 因此餘裕結構可能不適合鐵芯較小的變壓器。如果輸入餘裕後, 需要超過 3 個一次側層 (L), 請選取較大的鐵芯或切換至使用三層絕緣線的無餘裕設計。

變壓器鐵芯尺寸

EE8	EFD20
EE10	EFD25
EE12.9	EPC13
EE13	EPC17
EE16	EPC19
EE16W	EI16
EE1616	EI19
EE19	EI22
EE22	EI25
EEM12.4	EEL16
EF12.6	EEL19
EF16	EEL22
EF20	RM5
EFD1C	RM5/I
EFD12	RM6S
EFD15	RM6S/I

表 7. LinkSwitch-3 PIXIs 試算表中提供的鐵芯清單。

鍵入一次側層數 (L)。建議的最大一次側層數為三層。層數越多, 漏電感越高, 損失亦隨之增加。

設計參數			
DCON	5.10	5.10 us	所需輸出二極體導通時間
DCON_FINAL		5.24 us	最終輸出導通二極體 (假設 NP、NS 和 VMIN 為整數值)
TON		3.24 us	LinkSwitch-3 導通 (在 LPMIN、VMIN 和 ILIMITMIN 條件下計算)
RUPPER		30.97 k-ohm	回授分壓電阻器中的上方電阻器
RLOWER		12.18 k-ohm	分壓電阻器中的下方電阻器

圖 8. 設計試算表的「設計參數」部分。

輸入變壓器鐵芯/結構變數			
鐵芯類型			
鐵芯	自動	EE13	鍵入變壓器鐵芯
Custom_Core			如果下拉式功能表上的選取項目為 [自訂], 則鍵入鐵芯名稱
線軸		BE-13	線軸零件編號
AE		17.10 mm <sup>2</sup>	鐵芯有效截面積
LE		30.20 mm	鐵芯有效路徑長度
AL		1130.00 nH/turn <sup>2</sup>	無間隙鐵芯有效電感
BW		7.40 mm	線軸實體繞組寬度
M		0.00 mm	安全邊緣寬度 (一次側至二次側安規距離的一半)
L		3.00	一次側層數
NS		8.00 圈數	二次側圈數。若要調整二次側圈數, 請變更 DCON

圖 9. 輸入變壓器鐵芯/結構變數。

變壓器二次側設計參數			
ISP		3.09 A	採用 I <sub>LIMITMIN</sub> 時的二次側峰值電流
ISRMS		1.47 A	假設 I <sub>LIMITMAX</sub> 和 D <sub>max</sub> 的二次側 RMS 電流
IRIPPLE		1.26 A	輸出電容器有效值漣波電流
CMS		293.25 Cm	二次側裸線最小圓密爾數
AWGS		25.00	二次側線徑規格 (取整進位到下一個較大的標準 AWG 值)

圖 10. 設計試算表的「變壓器二次側設計參數」部分。

電壓應力參數			
VDRAIN		547.80 V	最大汲極電壓估計值 (假設 20% 的箝位電壓公差和額外的 10% 溫度公差)
PIVS		33.28 V	輸出整流器最大反向峰值電壓

圖 11. 設計試算表的「電壓應力參數」部分。

微調			
RUPPER_ACTUAL		30.97 k-ohm	PCB 上使用之上方電阻器 (RUPPER) 的實際值
RLOWER_ACTUAL		12.18 k-ohm	PCB 上使用之下方電阻器 (RLOWER) 的實際值
實際 (測得) 輸出電壓 (VDC)		5.00 V	從第一個原型測得的輸出電壓
實際 (測得) 輸出電流 (ADC)		0.75 安培	從第一個原型測得的輸出電流
RUPPER_FINE		30.97 k-ohm	回授分壓電阻器中上方電阻器 (RUPPER) 的新值。最接近的標準值是 30.9 k-ohms
RLOWER_FINE		12.18 k-ohm	回授分壓電阻器中下方電阻器 (RLOWER) 的新值。最接近的標準值是 12.1 k-ohms

圖 12. 設計試算表的「微調」部分。

DC 輸入電壓參數			
VMIN		117.76 V	最小 DC 匯流排電壓
VMAX		374.77 V	最大 DC 匯流排電壓

圖 13. 設計試算表的「DC 輸入電壓參數」部分。

電流波形參數			
DMAX		0.32	在 VMIN 情況下所測出的最大工作週期
I <sub>AVG</sub>		0.05 A	VMIN 下的平均輸入電流
IP		0.23 A	一次側峰值電流
IR		0.23 A	一次側漣波電流
IRMS		0.09 A	一次側 RMS 電流

圖 14. 設計試算表的「電流波形參數」部分。

變壓器一次側設計參數			
LPMIN		1638.00 uH	最小一次側電感
LPTYP		1820.00 uH	一次側典型電感
LP_TOLERANCE		10.00 %	一次側電感公差
NP		106.00	一次側圈數。若要調整一次側圈數，請變更 BM_TARGET
ALG		161.98 nH/turn <sup>2</sup>	有間隙鐵芯有效電感
BM_TARGET	2500.00	2500.00 高斯	目標磁通密度
BM		2510.21 高斯	最大工作磁通密度 (使用 LPTYP、ILIMITTYP 計算)，建議 BM 小於 2600
BP		2948.99 高斯	峰值工作磁通密度 (使用 LPTYP、ILIMITTYP 計算)，建議 BM 小於 3100
BAC		1255.10 高斯	鐵芯損失曲線的 AC 磁通密度 (0.5 X 峰間值)
ur		158.81	無間隙鐵芯的相對磁導率
LG		0.13 mm	間隙長度 (LG 大於 0.1 mm)
BWE		22.20 mm	有效線軸寬度
OD		0.21 mm	最大一次側線徑 (包括絕緣層)
INS		0.04 mm	估計絕緣層總厚度 (= 2 * 薄膜厚度)
DIA		0.17 mm	裸線直徑
AWG		34 AWG	一次側線徑規格 (取整進位到下一個較小的標準 AWG 值)
CM		40.32 Cm	裸線有效面積 (以圓密爾為單位)
CMA		463.14 Cmil/A	一次側繞組電流能力 (200 < CMA < 500)

圖 15. 設計試算表的「變壓器一次側設計參數」部分。

$N_s$  為二次側圈數。若要增加圈數，請增加  $D_{CON}$  的值 [B40]。

**步驟 5 – 變壓器重新設計及產生主要變壓器設計參數**

重新進行設計，確定不會顯示任何警告。任何建議值範圍外的參數都可以依照右手邊欄位的指引修正。標記為「!!!Info」的訊息提供了可進一步最佳化的可接受參數指引。清除所有警告後，使用變壓器設計參數來連線原型變壓器，或傳送給供應商以獲取樣品。

**一次側電感,  $L_{P(TYP)}$ 、 $L_{P(MIN)}$  (mH)、 $L_{P(TOLERANCE)}$  (%)**

主要變壓器電氣參數為  $L_{P(TYP)}$ 、 $L_{P(MIN)}$ 、 $L_{P(TOLERANCE)}$ ，其中  $L_{P(MIN)}$  代表提供標準峰值輸出功率 ( $V_o \times I_o$ ) 所需的最小一次側電感。由於給供應商指定一次側電感做為包含公差之標準值更為常見，因此  $L_{P(TYP)}$  值可按如下運算式計算得出：

$$L_{P(TYP)} = L_{P(MIN)} \times \left( 1 + \frac{L_{P(TOLERANCE)}}{100} \right)$$

其中  $L_{P(TOLERANCE)}$  為輸入的百分比公差。如果沒有鍵入任何值，則 PIXIs 會依預設使用 10，表示  $L_{P(TOLERANCE)}$  為  $\pm 10\%$ 。

用於計算  $L_{P(MIN)}$  的運算式包括透過輸入的效率值和 Z 係數得到的輸出電纜壓降。

**一次側繞組圈數,  $N_p$**

這是一次側繞組總圈數。

**有間隙鐵芯有效電感,  $A_{LG}$  (nH/T<sup>2</sup>)**

這是  $L_{P(MIN)}$  的目標鐵芯有效電感，由  $A_{LG}$  的典型值乘以  $1 + (L_{P(TOLERANCE)}/100)$  計算得出。變壓器供應商通常使用此值來採購具有正確間隙大小的鐵芯。

**目標磁通密度,  $B_{M\_TARGET}$  (高斯)**

$B_{M\_TARGET}$  為運作鐵芯磁通密度及 AC 磁通擺幅。使用最大值 2600 (0.26 T) 以將生成的可聞雜訊降至最低。

**鐵芯間隙長度,  $L_g$  (mm)**

$L_g$  為鐵芯間隙長度的估計值。一般不建議對中心接腳間隙鐵芯使用低於 0.1 mm 的值，因為這樣做會導致一次側電感公差增大。如果您需要如此低的值，請諮詢變壓器供應商以取得指引。

**最大一次側繞組線外徑, OD (mm)**

這是使一次側繞組適合指定層數的所計算最大外側線徑。選取線類型時，可使用雙塗層磁線（而非單塗層類型），以便提升可靠性並降低一次側電容（降低無負載輸入功率）。

**一次側繞組線的裸線直徑, DIA (mm)**

**一次側繞組線的線徑規格, AWG**

這是四捨五入為下一最小標準美國線徑規格尺寸的所計算線徑。

**一次側繞組裸線有效面積, CM ( $C_{MILs}$ )**

CM 是以圓密爾為單位的有效導線面積。

**一次側繞組線電流能力, CMA ( $C_{MILs}/A$ )**

CMA 是以每安培圓密爾 (1 密爾 = 1/1000th 英寸) 為單位的一次側導線面積。如果確認最差情況下的繞組溫度，則低於建議最小值 200 的值可能是可接受的。

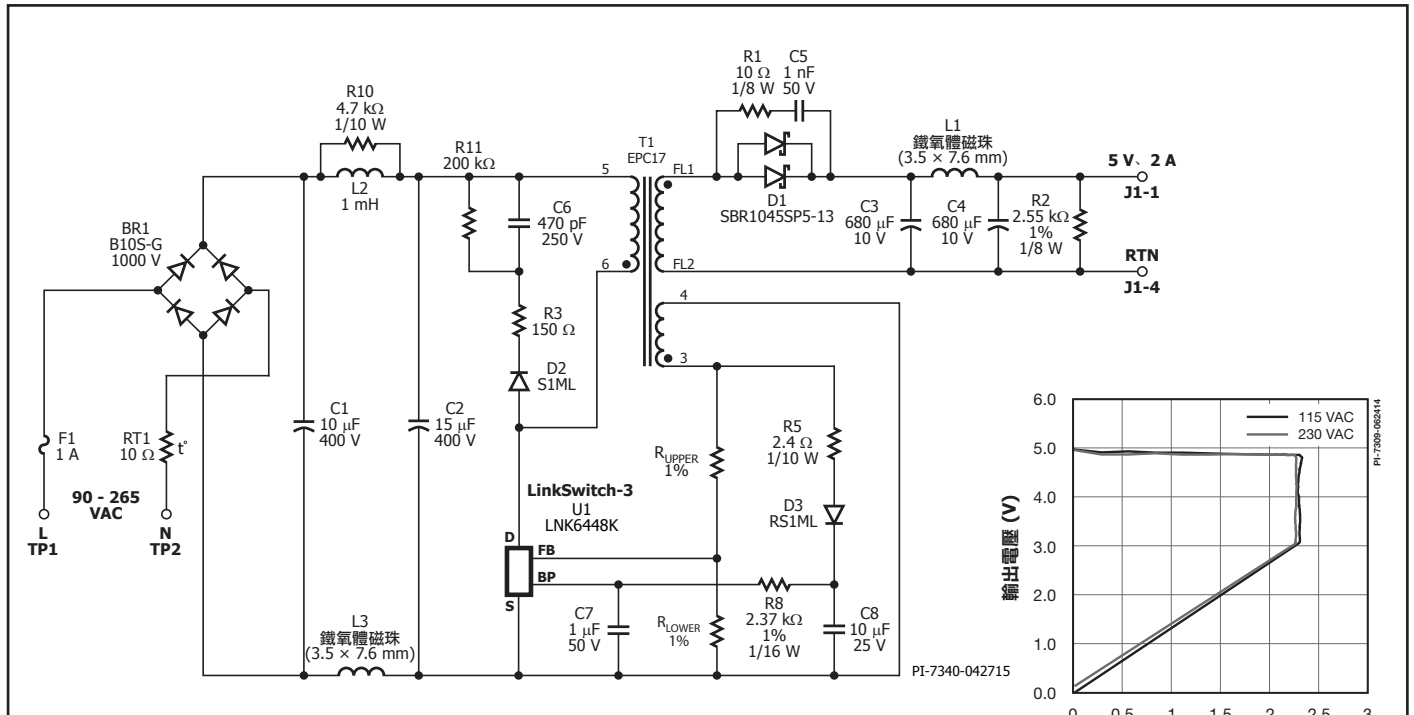


圖 16. 節能 USB 充電器電源供應器 (平均效率達 78%，無負載輸入功率低於 30 mW)。



## 步驟 6 – 輸入階段的選擇

建議的輸入階段請參見表 8。輸入階段由可熔元件、輸入整流以及線濾波器網路組成。

可熔元件可以是可熔電阻器或是保險絲。如果選用可熔電阻器，請採用防火類型的可熔電阻器。

根據線差動電壓輸入突波要求，可能需要使用繞線類型。避免使用金屬薄膜或碳膜類型，因為這類電阻器可能會因  $V_{AC_{MAX}}$  反復施加至供應器時的突波電流而損壞。

在使用 Y 電容器的設計中，將 EMI 濾波器電感器放在 Y 電容器連線輸入的另一側。例如，將輸入電感器 ( $L_{IN1}$ ) 放在輸入電容器 ( $C_{IN1}$  和  $C_{IN2}$ ) 的負端之間，其中 Y 電容器返回到 DC 軌道 (參見圖 33)。

$L_{IN1}$  和  $L_{IN2}$  提供傳導 EMI 濾波，它們與  $C_{IN1}$  和  $C_{IN2}$  一起形成 pi ( $\pi$ ) 濾波器。單個電感器適用於低於 3 W 的設計，或者在電源供應器輸出浮接 (即未連線到安全接地) 的情況下測量 EMI 時適用。儘管通常需要兩個高於 3 W 的電感器，但鐵氧體磁珠可能已足夠，特別是在電源供應器輸出浮接的情況下。

通常，總輸入電容在兩個輸入電容器 ( $C_{IN1}$  和  $C_{IN2}$ ) 之間平均分配。然而，為了降低成本，可以使用兩個不同的電容值。在此案例下，選擇  $C_{IN1}$  為  $\geq 1 \mu\text{F}$  (或根據需要選擇) 以防止差模突波期間的電容器過壓。選擇第二個電容器  $C_{IN2}$ ，以滿足 2.5 mF/W 輸出功率的總電容 ( $C_{IN1} + C_{IN2}$ ) 和 3  $\mu\text{F}/\text{W}$  的輸出功率，從而實現具有通用輸入電壓的最高線間壓效率。

差分模式 EMI 形成是  $C_{IN2}$  的等效串聯電阻 (ESR) 的強大功能，這是因為該電容器提供一次側切換電流。為  $C_{IN2}$  選擇比  $C_{IN1}$  更低的 ESR 電容器系列可以幫助減少差分模式 (低頻) 傳導 EMI，同時最佳化兩個電容器的總體成本。

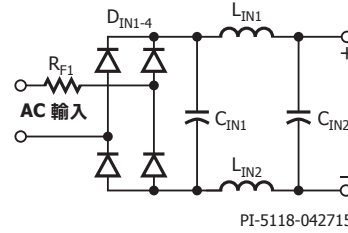
表 8 顯示了輸入濾波器原理圖，給出了用於選擇  $C_{IN1} + C_{IN2}$  的公式，並說明如何調整其他輸入電壓範圍的輸入電容。

## 步驟 7 – BYPASS 接腳電容器、偏壓繞組和回授元件

使用電壓額定值大於 7 V 的 1  $\mu\text{F}$  BYPASS 接腳電容器 (圖 16 中的 C7)。電容器必須靠近 LinkSwitch-3 BYPASS 接腳。

### 偏壓繞組元件

使用 LNK64x7 和 LNK64x8 時需要採用偏壓繞組，因為內部分流輸出電流不足以在滿負載期間提供必要的 IC 電流。偏壓繞組是 LNK64x4 至 LNK64x6 的選用元件。新增的偏壓電路可以將無負載輸入功率從 ~ 200 mW 降至 30 mW 以下。這樣可以在輕負載條件下提高效率，從而可在降低成本的同時滿足平均效率要求。PN 接面二極體可以代替成本較高的蕭特基屏障二極體，或者輸出纜線可以替換為較小直徑的電線 (較高阻抗) 構成的纜線。



PI-5118-042715

$R_{F1}$ :	8.2 $\Omega$ 、1 W、可熔、防火
$L_{IN1}$ :	470 $\mu\text{H}$ – 2.2 mH、0.05 A – 0.3 A
$L_{IN2}$ :	鐵氧體磁珠或 470 $\mu\text{H}$ – 2.2 mH、0.05 A – 0.3 A
$C_{IN1} + C_{IN2}$ :	$\geq 2.5 \mu\text{F}/\text{W}_{OUT}$ 、400 V、85 VAC – 265 VAC
	$\geq 2.5 \mu\text{F}/\text{W}_{OUT}$ 、200 V、100 VAC – 115 VAC
	$\geq 1 \mu\text{F}/\text{W}_{OUT}$ 、400 V、185 VAC – 265 VAC
$D_{INX}$ :	1N4007、1 A、1000 V

表 8. 輸入階段建議。

圖 16 顯示使用了偏壓電路的電源供應器電路圖。二極體 D3、電容器 C8 和電阻器 R8 構成偏壓電路。如果回授繞組電壓 (設計試算表中的  $V_{FLY}$ ) 大於 10 V，則不需要為偏壓繞組提供額外的繞組。偏壓繞組與回授繞組共用相同的繞組。如果輸出電壓低於 9 V，則需要額外的變壓器繞組，此繞組以 AC 堆疊方式置於回授繞組的頂部。這就為 BYPASS 接腳提供足夠高的電壓，即使是在無負載情況下以低切換頻率工作亦然。

圖 17 給出一個示例，表明新增的偏壓繞組 (從接腳 3 到接腳 2) 堆疊在回授繞組 (接腳 4 到接腳 3) 的頂部。二極體 D3 會整流輸出，C8 則是濾波電容器。建議使用 10  $\mu\text{F}$  的電容器，以便在無負載情況下於低頻率工作期間保持偏壓電壓。電容器的類型無關緊要，但其電壓額定值應高於  $V_{BIAS}$  的最大值。建議通到 BYPASS 接腳的電流等於 IC 供應電流 (~0.48 mA 至 0.7 mA，具體取決於大小)。R8 值可根據以下公式計算得出：

$$(V_{BIAS} - V_{BP})/I_{S2}$$

其中  $V_{BIAS}$  (典型值為 10 V) 為 C8 的電壓， $I_{S2}$  (0.48 mA 至 0.7 mA，具體取決於大小) 為 IC 供應電流， $V_{BP}$  (典型值為 6.4 V) 為 BYPASS 接腳電壓。參數  $I_{S2}$  和  $V_{BP}$  在 LinkSwitch-3 產品規格型錄的參數表中提供。在最大偏壓繞組電壓時 (通常在輸出電壓處於滿載的情況下)，BYPASS 接腳電流不應超過 10 mA。藉助固定的預載電阻器，如果偏壓繞組中的電阻器 (R8) 發生變更，則無負載功耗就會變化。較低的 R8 電阻器值會導致較高的無負載功耗，因為它會在無負載條件下產生較高的偏壓繞組能耗。必須避免太低的 R8 電阻器值，因為它會降低主輸出和無負載偏壓繞組之間的能量耗散比，從而可能導致更糟糕的輸出電壓調節。

二極體 D3 可以採用任何低成本二極體，例如 FR102、1N4148 或 BAV19/20/21。二極體電壓應力在設計試算表的「偏壓繞組參數」部分給出。

**回授接腳電阻器值，初始值**

電阻器  $R_{UPPER}$  和  $R_{LOWER}$  組成分壓電阻器網路，用以設定內部 MOSFET 開啟及關閉期間回授 (FB) 接腳上的電壓。

在定電壓 (CV) 工作期間，控制器會使用開/關控制狀態機來調節回授接腳電壓，使其保持在  $V_{FBth}$ 。關閉內部 MOSFET 後，會在滿負載情況下對回授接腳電壓取樣 2.5  $\mu$ s。在輕負載時，限電流會減少以降低變壓器磁通密度，並且早於 2.5  $\mu$ s 完成回授接腳電壓取樣。

在定電流 (CC) 工作期間，切換頻率會隨著回授接腳電壓的變化而調整，以便提供恆定的輸出電流調節。

在 MOSFET 開啟期間，回授接腳電壓用於監測 DC 輸入電壓，藉此將輸入線間電壓範圍內的定電流 (CC) 變化降至最低。

$R_{UPPER}$  和  $R_{LOWER}$  的初始值在儲存格 [D43] 和 [D44] 中提供，兩者均用於原型建立。原型建造完成並經過測試後，請按照微調校正程序 (如下所述) 來決定最終電阻器值。使用最接近的 1% 值，以達到最佳效果。將  $R_{UPPER}$  及  $R_{LOWER}$  盡可能接近回授接腳。

**微調**

在建造原型電源供應器後，將微調值輸入到設計試算表的「微調」部分 (圖 12)。在儲存格 [D101] 和 [D102] 中鍵入用於回授電阻器  $R_{UPPER}$  及  $R_{LOWER}$  的實際值，並在儲存格 [D103] 和 [D104] 中鍵入峰值輸出功率點下測得的電源供應器輸出電壓及電流。PIXIs 試算表會計算  $R_{UPPER(FINE)}$  和  $R_{LOWER(FINE)}$  的細化回授電阻器值，以便同時集中輸出電壓和電流。

**步驟 8 – 輸出二極體及預載的選擇**

輸出整流器二極體應採用快速或超快速恢復型 PN 接面或蕭特基屏障類型。

選擇一個具有足夠餘裕的二極體，以達到規定的額定電壓 ( $V_R$ )。一般而言， $V_R \geq 1.2 \times PIVS$ ，其中 PIVS 可從試算表的「電壓應力參數」部分取得。原型完成後，使用示波器來測量  $VAC_{MAX}$  下的實際二極體應力。

選擇額定電流最接近  $I_D \geq 2 \times I_O$  的二極體，其中  $I_D$  是二極體的額定電流，而  $I_O$  是輸出電流。考慮二極體的自身發熱，如有需要，可使用更大的二極體，以滿足散熱或效率要求。表 9 列出了 LinkSwitch-3 電路可能使用的一些適用蕭特基及超快速二極體。

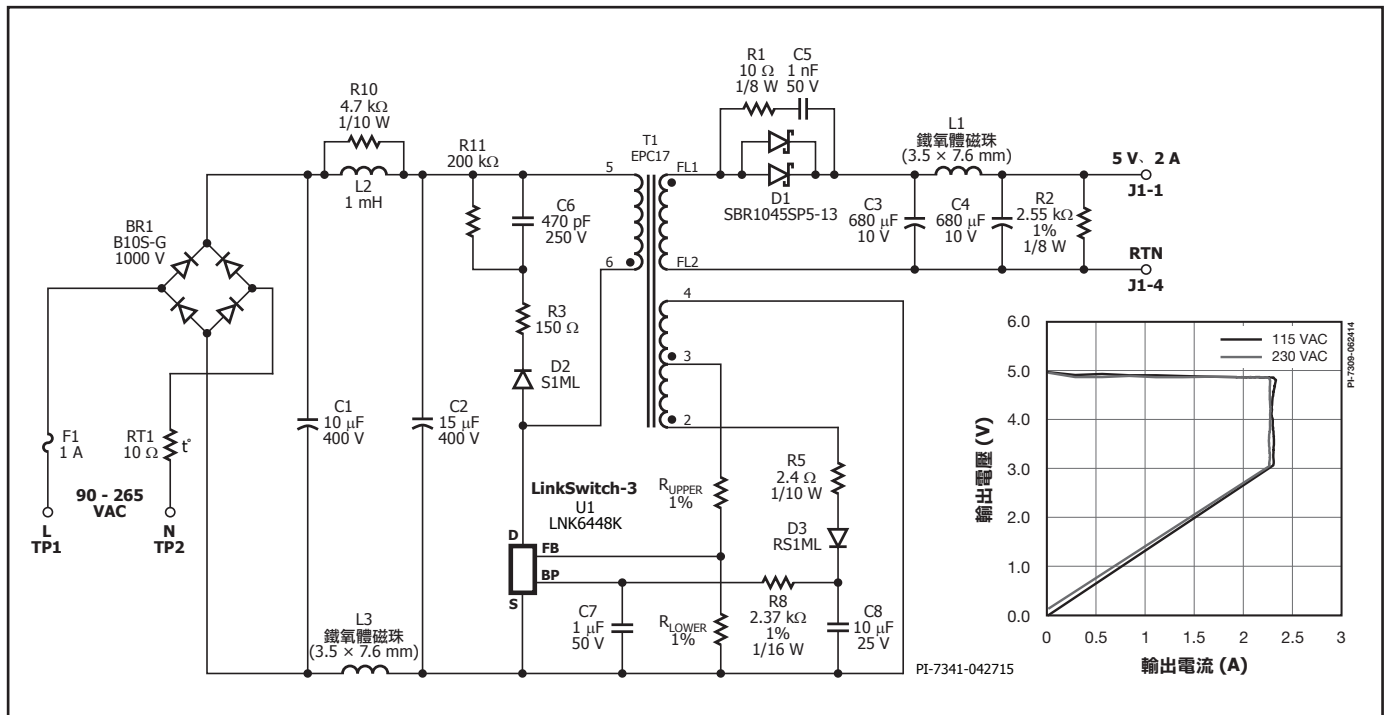


圖 17. 節能 USB 充電器電源供應器 (78% 平均效率, <30 mW 無負載輸入功率) (偏壓繞組是回授繞組頂部的 AC 堆疊)。

序號	類型	VR 範圍	$I_F$	封裝	製造商
		V	A		
1N5817 至 1N5819	蕭特基	20-40	1	引腳	Vishay
SB120 至 SB1100	蕭特基	20-100	1	引腳	Vishay
11DQ50 至 11DQ60	蕭特基	50-60	1	引腳	Vishay
1N5820 至 1N5822	蕭特基	20-40	3	引腳	Vishay
MBR320 至 MBR360	蕭特基	20-60	3	引腳	Vishay
SB320 至 SB360	蕭特基	20-60	3	引腳	Vishay
SB520 至 SB560	蕭特基	20-60	5	引腳	Vishay
MBR1045	蕭特基	35/45	10	引腳	Vishay
UF4002 至 UF4006	超快	100-600	1	引腳	Vishay
UF5401 至 UF5408	超快	100-800	3	引腳	Vishay
MUR820 至 MUR860	超快	200-600	8	引腳	Vishay
BYW29-50 至 BYW29-300	超快	50-200	8	引腳/SMD	Vishay
ESA1A 至 ES1D	超快	50-200	1	SMD	Vishay
ES2A 至 ES2D	超快	50-200	2	SMD	Vishay
SL12 至 SL23	蕭特基 (低 $V_F$ )	20-30	1	SMD	Vishay
SL22 至 SL23	蕭特基 (低 $V_F$ )	20-30	2	SMD	Vishay
SL42 至 SL44	蕭特基 (低 $V_F$ )	20-30	4	SMD	Vishay
SBR1045SD1	蕭特基 (低 $V_F$ )	45	10	引腳	二極體
SL42 至 SL4	蕭特基 (低 $V_F$ )	20-30	4	SMD	Vishay
SBR1045SP5	蕭特基 (低 $V_F$ )	45	10	SMD	二極體

表 9. 可與 LinkSwitch-3 設計搭配使用的建議二極體清單。

在切換頻率下對輸出電壓進行取樣時，無負載條件下會維持最小切換頻率，以便提供可接受的暫態負載效能。藉助此最小切換頻率和最小汲極電流限制，LinkSwitch-3 將始終處理電源輸出的最小功率量，處理的最小功率量等於

$$1/2 \times L_P \times (I_{PK}^2) \times f_{MIN}$$

其中， $L_P$  是一次側電感； $I_{PKMIN}$  是最小電流限制； $f_{MIN}$  是最小切換頻率。

這一最小能量必須在預載電阻器、箝位電路和偏壓繞組電路中耗散。如果預載電阻器、箝位電路和偏壓繞組電路中的總能量耗散小於計算得出的最小能量，則輸出電壓將增加以平衡傳送到輸出的過剩能量。因此，需要正確選擇預載電阻器，以防止輸出電壓在極輕負載或無負載條件下上升。

對於必須將輸出電壓調節保持在零負載的設計，可從一個電阻器值開始，該電阻器值代表標準輸出電壓下約 25 mW 的負載。例如，對於 5 V 的輸出，請使用 1 k $\Omega$  的預載電阻器值。對於在無負載條件下輸出電壓可升高的設計，選取的預載電阻器值應可讓輸出電壓在最大輸出電壓規範內。

由於預載電阻器也會增加無負載損耗，在規範允許的情況下，根據需要調整無負載電壓，以在較低的無負載輸入功率和較高的無負載輸出電壓之間取得折中。

#### 步驟 9 – 選取輸出電容器及選用的後置濾波器

選取大於或等於  $1.2 \times V_{O(MAX)}$  的電容器電壓。

使用下方最大允許的等效串聯電阻 (ESR) 運算式來選取初始電容器：

$$ESR_{MAX} = \frac{V_{RIPPLE(MAX)}}{I_{SP}}$$

其中， $V_{RIPPLE(MAX)}$  為指定的最大輸出漣波和噪音，而  $I_{SP}$  則是從設計試算表的「變壓器二次側參數」部分取得的二次側峰值電流。

常見一次側箝位配置

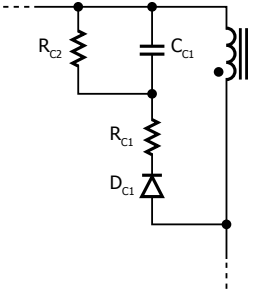
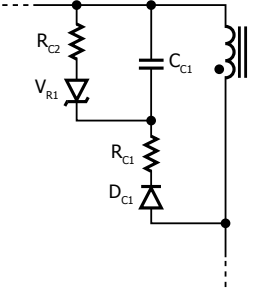
RCD	RCDZ (積納二極體洩漏)
 <p style="text-align: center;">PI-5107-042715</p>	 <p style="text-align: center;">PI-7330-042715</p>
<p><math>D_{C1}</math> : 1N4007G/FR107、1 A、1000 V</p> <p><math>R_{C1}</math>: 100 <math>\Omega</math> – 300 <math>\Omega</math>、1/4 W</p> <p><math>C_{C1}</math> : 470 pF – 1000 pF</p> <p><math>R_{C2}</math>: 330 k<math>\Omega</math> – 680 k<math>\Omega</math>、1/2 W</p>	<p><math>D_{C1}</math> : 1N4007G/FR107、1 A、1000 V</p> <p><math>V_{R1}</math> : BZY97Cxxx (xxx = 1.1 to 1.2 <math>\times V_{OR}</math>)</p> <p><math>R_{C1}</math>: 100 <math>\Omega</math> – 300 <math>\Omega</math>、1/4 W</p> <p><math>R_{C2}</math>: 5 k<math>\Omega</math> – 100 k<math>\Omega</math>、1/2 W</p> <p><math>C_{C1}</math> : 470 pF – 1000 pF</p>

圖 18. 適用於 LinkSwitch-3 設計的一次側箝位配置。

絕對最小電容 (排除 ESR 的影響) 由以下公式給出：

$$C_{OUT(MIN)} = \frac{I_{O(MAX)} \left( \frac{1}{F_S} - D_{CON} \right)}{V_{RIPPLE(MAX)}}$$

其中， $I_{O(MAX)}$  為最大輸出電流， $F_S$  為切換頻率， $D_{CON}$  為輸出二極體導通時間， $V_{RIPPLE(MAX)}$  為允許的最大輸出漣波電壓。確認電容器的漣波電流額定值大於等於  $I_{RIPPLE}$  值 (取自設計試算表的「變壓器二次側參數」部分)。如果不是，則選取符合此要求的最小電容值。由於電容器作業溫度會從其產品規格型錄中的最大值降低，因此很多電容器製造商都會提供增加漣波電流額定值的係數。應考慮這一點，以確保電容器不會因成本原因而尺寸過大。

若要減小輸出電容器的實體尺寸，可以使用輸出 LC 後置濾波器來減少與 ESR 相關的切換噪音。在這種情況下，選擇電流額定值  $\geq I_O$  的 1 mH 至 3.3  $\mu$ H 電感器或具有  $I_O < \sim 500$  mA 設計的鐵氧體磁珠。第二個電容器通常為 100  $\mu$ F 或 220  $\mu$ F，其具有低 ESR，可實現良好的暫態回應。由於二次側漣波電流不會通過此電容器，因此對 ESR 或漣波電流沒有特定要求。

**步驟 10 – 一次側箝位元件的選擇**

圖 18 所示的連個箝位排列適用於 LinkSwitch-3 設計。請將  $C_{C1}$  的值最小化並將  $R_{C2}$  的值最大化，同時將峰值汲極電壓維持在 680 V 以下。因為影響回授繞組取樣電壓之箝位電壓的設定時間會更長，因此較高的  $C_{C1}$  值可能會導致輸出漣波電壓更高。

對於 RCD 設計，建議開始使用 200 k $\Omega$  值和 470 pF 電容器。確認在全線電壓和負載條件下峰值汲極電壓小於 680 V。

當一次側汲極電感大於 125  $\mu$ H 時，RCDZ 電路是首選電路，這樣可減少回授繞組上存在的汲極電壓過衝和/或振盪。

為實現最佳輸出調節，回授電壓必須在主 MOSFET 關斷後的 2.1  $\mu$ s 內穩定在 1% 以內。

這就需要仔細選擇箝位電路元件。 $V_{R1}$  的電壓選擇為比  $V_{OR}$  高 10% 至 20%。這就允許箝位在關斷時限制漏電壓突波的幅度，從而確保在輸出二極體導通的返馳期間積納二極體不導通。 $R_{C2}$  的值應該是導致回授引腳電壓和峰值汲極電壓形成可接受穩定狀態的最大值。使  $R_{C2}$  過大會增加  $C_{C1}$  的放電時間、增大峰值汲極電壓並降低調節水平。

電阻器  $R_{C1}$  抑制高頻漏電感振盪，降低 EMI。該值必須足夠大，以便在所需時間內減弱振盪，但該值不能太大，否則會導致汲極電壓超過 680 V。

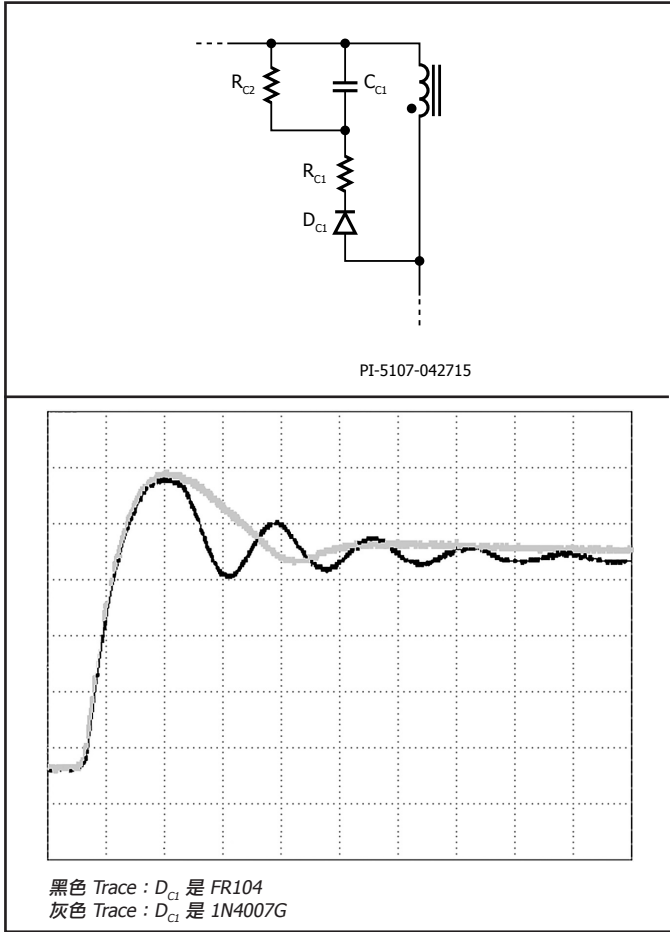


圖 19. 回授接腳電壓箝位二極體恢復時間的影響。

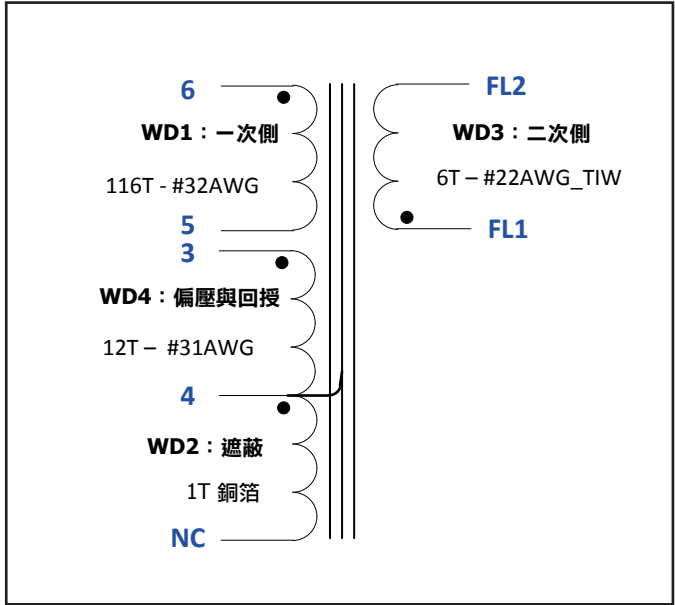


圖 20. 帶銅箔遮蔽的典型變壓器

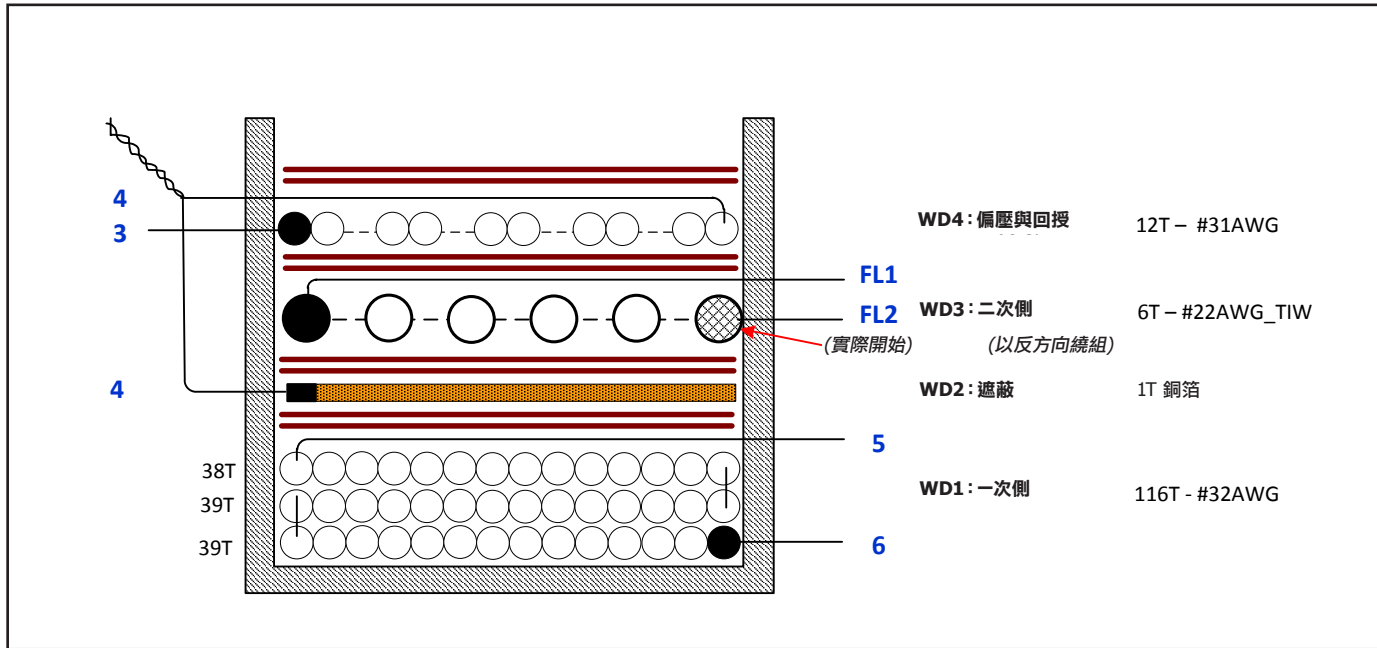


圖 21. 帶銅箔遮蔽的 LinkSwitch-3 變壓器的典型機械構造。

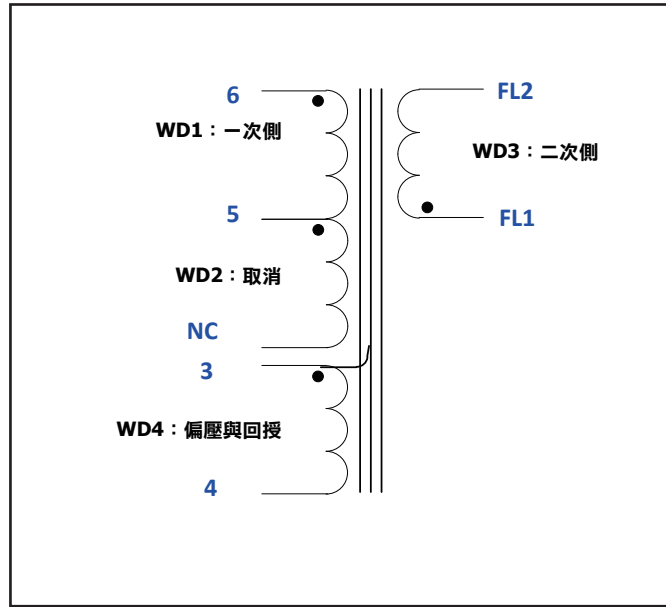


圖 22. 帶遮蔽繞組的典型變壓器。

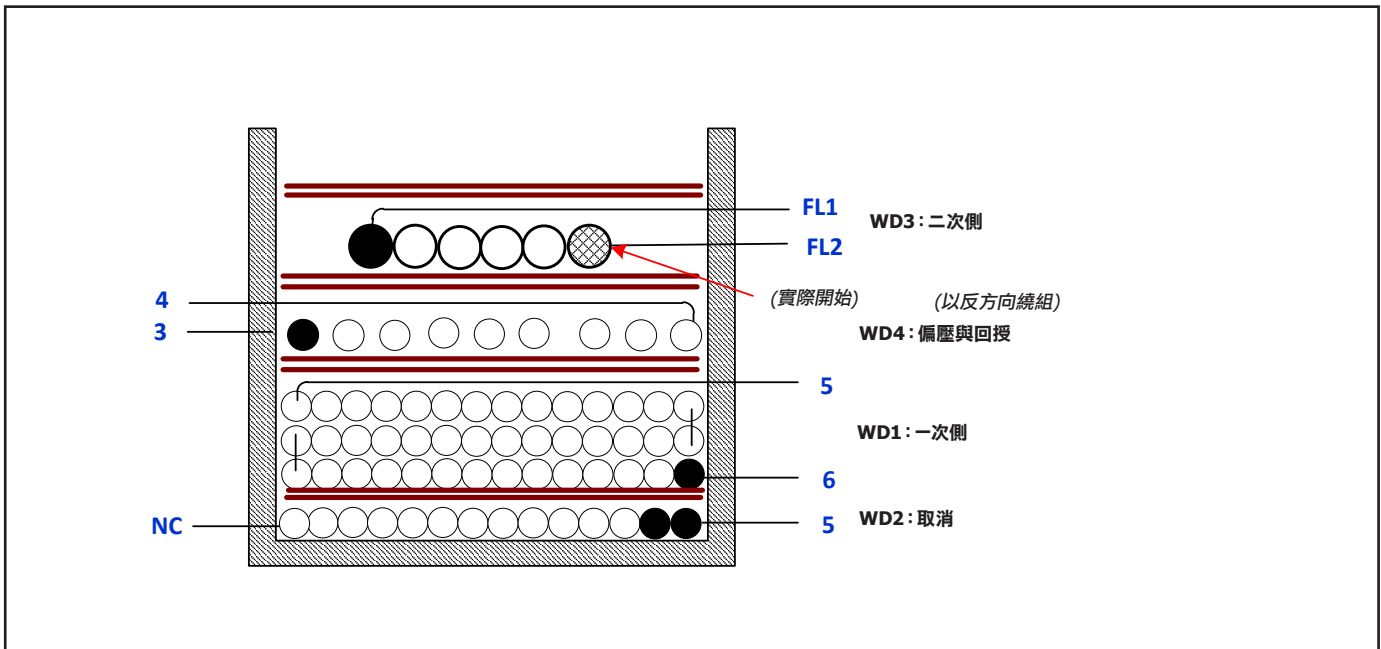


圖 23. 使用遮蔽繞組的 LinkSwitch-3 變壓器的典型機械構造。

如果一次側漏電感小於 125  $\mu\text{H}$ ，則可以消除  $V_{R1}$  且  $R_{C2}$  的值增加。建議開始使用 470  $\text{k}\Omega$  值和 820 pF 電容器。確認在全部線電壓和負載條件下峰值汲極電壓小於 680 V。確認回授繞組穩定在可接受的限值，以實現良好的線間和負載調節。

**箝位電路中快速與慢速二極體的影響**

慢速反向恢復二極體 (> 1  $\mu\text{s}$ ) 可降低回授電壓振盪並改善輸出調節。

使用快速二極體 (500 ns) 會增加振盪幅度，從而導致輸出漣波增加。在圖 19 中，使用 FR104 二極體時 (較大的) 振盪幅度表示在 2.5  $\mu\text{s}$  至 3.1  $\mu\text{s}$  的時間段內對電壓取樣的誤差高達 8%。

**變壓器繞組排列範例包括 E-Shields™**

完成 PIXIs 試算表設計後，即可取得用於建立變壓器設計所需的一切資訊。本部分將提供有關繞線順序以及包含 Power Integrations E-Shield 專利技術的一些實用技巧。遮蔽繞組不僅可以消除共模電感器的需求，還可以降低在一次側與二次側之間相連的 Y 級電容器的值，甚至無需 Y 級電容器，從而提高傳導性 EMI 效能並簡化輸入濾波器階段。如需參考繞組數 (WDx)，請參閱圖 20、21、22 和 23。

### 銅箔遮蔽

銅箔遮蔽 (WD2) 包括在圖 21 所示變壓器設計中的一次側繞組到二次側繞組之間，這種遮蔽銅箔可防止來自一次側的雜訊並降低電源供應器的傳導性輻射水平。帶銅箔遮蔽的變壓器具有非常一致的 EMI 效能。

### 遮蔽繞組

較便宜的遮蔽方法是使用 E-Shield 技術。在圖 23 中，變壓器的第一層是取消遮蔽繞組 (WD2)。從 PIXIs 取得一次側圈數  $N_p$  [D74] 然後除以層數  $L$  [D56]，藉此計算出圈數。將結果除以 2 ( $N_{\text{SHIELD}} = 0.5 \times (N_p/L)$ )。這給出了可能需要調整的起始值以最小化傳導性 EMI 輻射。遮蔽繞組的終端為浮接。選取完全填滿線軸寬度的線徑規格。

### 一次側繞組

第二個繞組 (WD1) 為一次側繞組。從 PIXIs 尋找圈數  $N_p$  [D74]、層數  $L$  [D56] 以及線徑規格 AWG [D86]。如圖 23 所示，一次側的起點是 MOSFET 的汲極節點。選用的 1 mm 膠帶降低了變壓器設計對生產差異的敏感性，可用於提升 EMI 重複性。若要包含膠帶擋牆，請在 PIXIs 試算表的儲存格 [B55] 中鍵入 1 mm 的擋牆值。

### 回授繞組和偏壓繞組

從 PIXIs 尋找圈數  $N_{FB}$  [D30]。為了降低傳導性 EMI，此繞組必須涵蓋完整的線軸寬度。使用多股繞組才可達成上述目標，且可能需要進行一些實驗才能找到最佳線徑規格和股數 (繞組的並繞線數)。基於製造性考量，多股繞組連接到單一線軸接腳時，通常建議不超過 4 股。

### 二次側繞組

從 PIXIs 尋找二次側圈數  $N_S$  [D57]。在與回授繞組起點相同方向的線軸端上起始二次側繞組。選擇一根規線，以完全填充線軸繞組窗口寬度。建議針對二次側繞組使用三層絕緣線，以便無需寬膠帶擋牆即可符合安全間距要求 (通常為 6 mm 至 6.2 mm)，並將所需的變壓器鐵芯尺寸降至最低。

## 設計秘訣

### 輸出反射電壓 ( $V_{OR}$ ) 調整

其他 Power Integrations 裝置系列設計試算表的使用者可能會注意到部分參數 ( $V_{OR}$ 、 $N_S$  和  $N_p$ ) 無法在 LinkSwitch-3 試算表中直接變更。若要變更這些參數，請使用下方顯示的關係：

$V_{OR}$ ：增加  $D_{CON}$  或  $F_S$  會減少  $V_{OR}$  的值

$N_S$ ：增加  $D_{CON}$  會增加  $N_S$

$N_p$ ：由  $B_{M(TARGET)}$  確定

### 定電壓 (CV) 調節

回授接腳電壓 ( $V_{FBH}$ ) 和低溫度係數 ( $TC_{VFB}$ ) 的嚴格公差可在定電壓 (CV) 工作期間提供嚴格的輸出電壓調節。

為了最佳化零負載和滿負載時的輸出電壓差，必須處理兩個主要係數：

1. 無負載電壓上升。
2. 纜線壓降補償。

對於無負載電壓上升，有幾個係數與此輸出電壓上升有關：預載電阻器選擇，此方面請參見步驟 8 (輸出二極體和預載的選擇)；偏壓繞組中的電阻器  $R_8$  (參見圖 16)， $R_8$  值過低可能導致無負載時輸出電壓上升較高；採用較低切換頻率和較高一次側電感設計的變壓器，其最終會向主輸出提供更高的無負載能量。

對於纜線壓降補償，LinkSwitch-3 提供纜線壓降補償選項；纜線壓降補償量由裝置零件編號中的第三位數確定。所需的補償基於纜線電阻，包括接頭電阻，而不僅僅是纜線本身。例如，如果纜線電阻為 150 mΩ，則滿載時的壓降 (例如 5 V 和 2 A) 為  $0.15 \Omega \times 2 A = 0.3 V$ ，此時應選擇 6% 纜線補償部分以補償  $5 V \times 6\% = 0.3 V$  的壓降。圖 24 顯示了纜線末端的輸出電壓，該纜線具有不同的纜線壓降補償效能，如果過補償或補償不足，則必須最佳化纜線壓降補償。

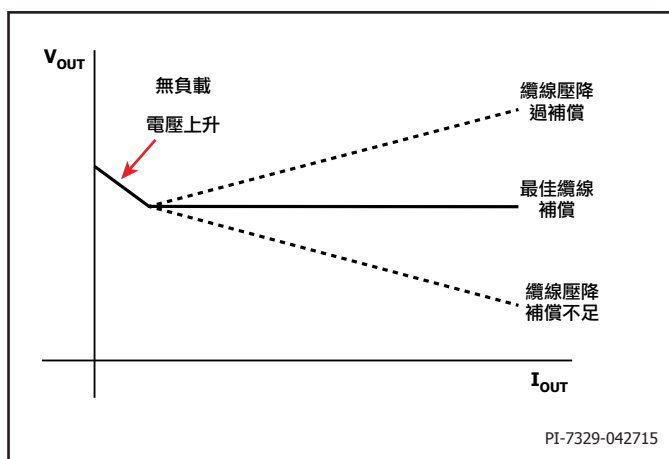


圖 24. 纜線末端的 CV 調節輸出電壓。

### CV 和 CC 電平集中

在 0 °C 至 110 °C 的接面溫度範圍內，LinkSwitch-3 會分別為 CV 工作中的輸出電壓及 CC 工作期間的輸出電流提供  $\pm 5\%$  和  $\pm 10\%$  的整體輸出公差 (包括線間、元件差異和溫度)。

調整 CV 調節電平並保持 CC 電平恆定的方法是調整回授接腳電阻  $R_{UPPER}/R_{LOWER}$  的比例，並按比例增加和減少輸出功率。圖 25 顯示了 CV 調節隨著  $R_{UPPER}/R_{LOWER}$  比例的變更而調整。調整 CC 電平的方法是保持  $R_{UPPER}/R_{LOWER}$  的比例恆定，並且同時增加或減少  $R_{UPPER}$  和  $R_{LOWER}$ 。CV 調節不受影響，而 CC 電平降低或增加。圖 26 顯示了保持  $R_{UPPER}/R_{LOWER}$  的比例恆定，並且同時增加或減少  $R_{UPPER}$  和  $R_{LOWER}$  時的 CC 電平變化。建議測試至少 30 片電路板，以選擇最適合 CV 調節和 CC 電平的回授接腳電阻。

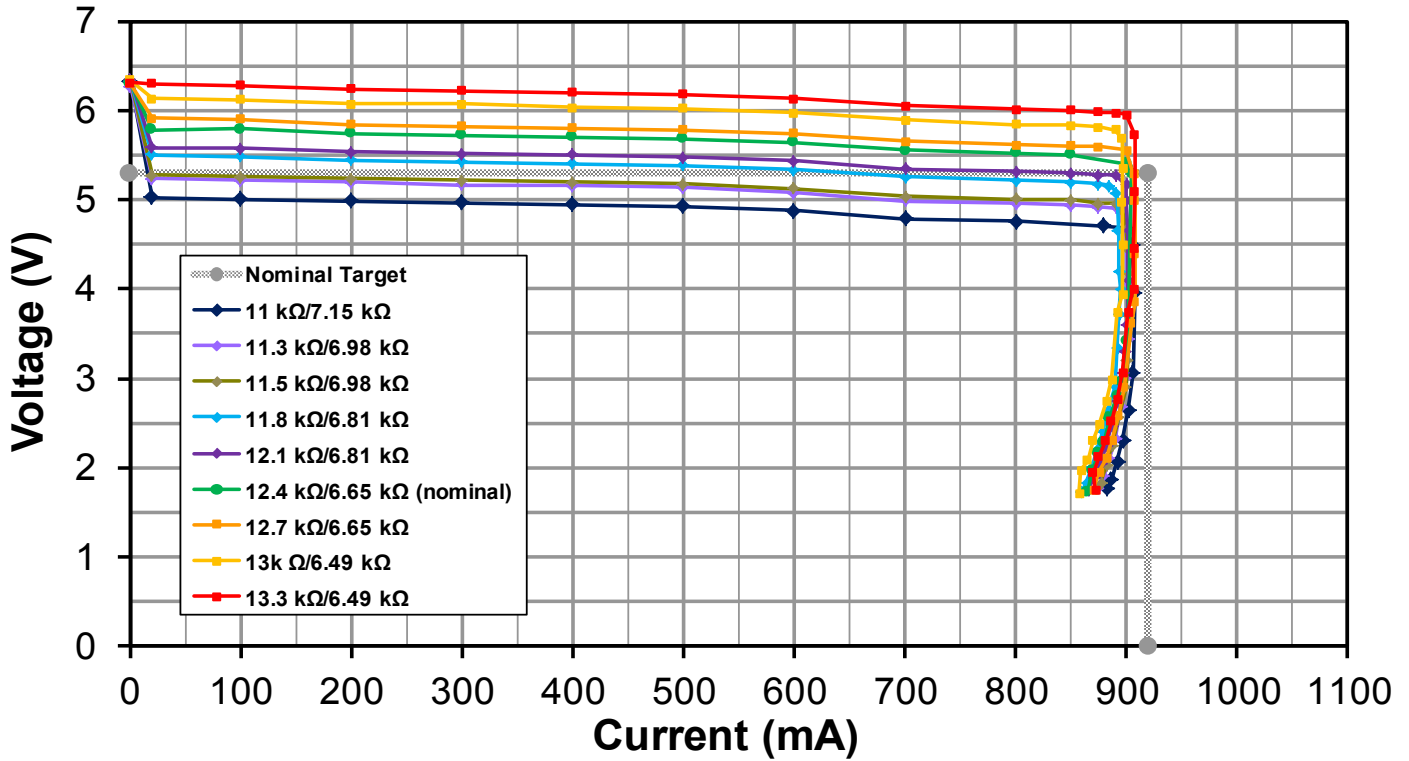


圖 25. CC/CV 集中範例，方法是調整  $R_{UPPER}/R_{LOWER}$  比例，同時按比例增加/減小輸出功率以保持 CC 恆定。

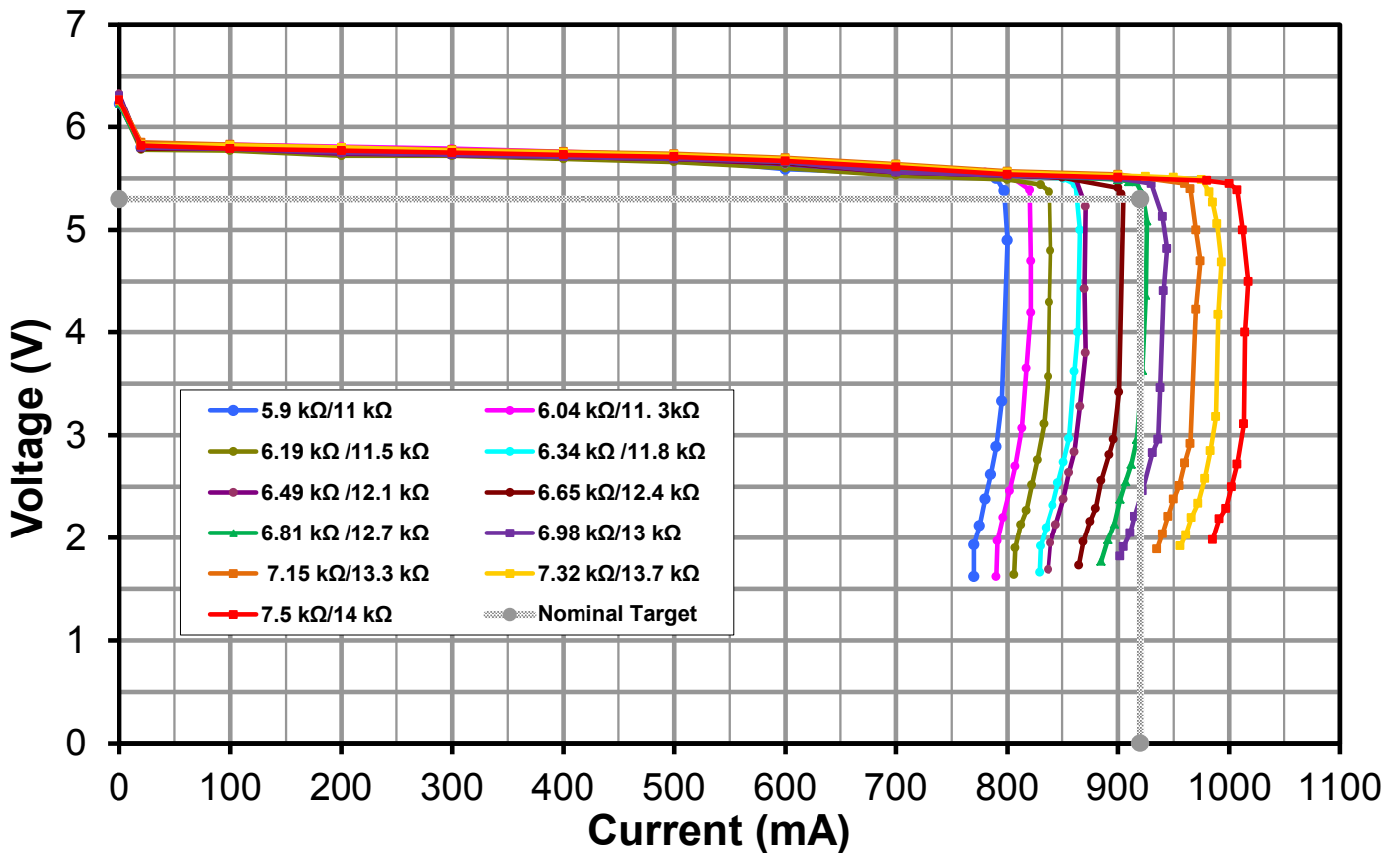


圖 26. CC/CV 集中範例，方法是調整回授接腳電阻器 ( $R_{UPPER}$  and  $R_{LOWER}$ )，同時保持  $R_{UPPER}/R_{LOWER}$  的比例恆定。



**暫態負載回應**

LinkSwitch-3 是一次側控制 IC。每次傳送單個脈衝時，變壓器偏壓繞組都會產生回授。IC 沒有關於兩個連續脈衝之間的輸出狀態的資訊。最壞情況下的電源供應器回應時間為  $1/F_{SW(MIN)}$ ，因此暫態回應是最小操作切換頻率的函數。如圖 27 所示，最小暫態電壓由區域 1 和區域 2 組成。

區域 1 中的壓降是由穿過纜線電阻器的壓降引起的。

$$\Delta V_1 = I_{OUT} \times R_{CABLE}$$

其中  $R_{CABLE}$  是纜線電阻。

區域 2 中的壓降是由輸出電容器放電引起的。

$$\Delta V_2 = I_{OUT} \times (t_2 - t_1) / C_{OUT}$$

其中  $C_{OUT}$  是輸出電容器值， $1/(t_2 - t_1)$  是最小切換頻率。區域 2 中的壓降是輸出電容器和切換頻率的函數。增加輸出電容器將改善暫態負載期間的下衝電壓，透過降低預載電阻器來增加最小切換頻率也有助於改善下衝電壓。應注意減小預載電阻器，這會導致更高的無負載功耗。

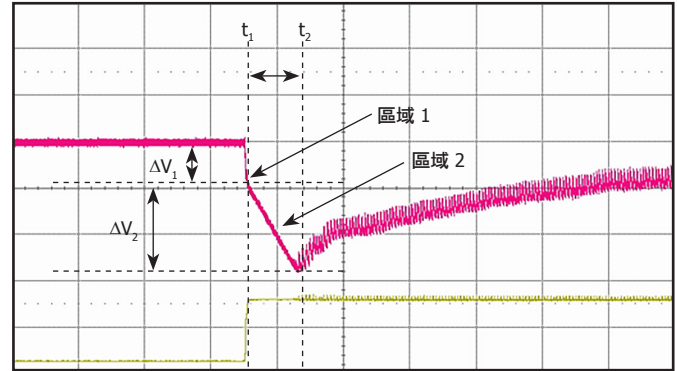


圖 27. 纜線末端的輸出電壓和負載電流。

設計建議

電路板佈局

LinkSwitch-3 是高度整合的電源供應器解決方案，此方案將控制器與高電壓 MOSFET 整合在一起。將高切換電流及電壓與類比訊號搭配使用，請務必遵循良好的 PCB 設計做法，以確保穩定與輕鬆自如的電源供應器作業。請參閱圖 28 和圖 29，以瞭解建議的 LinkSwitch-3 電路板佈局。為以 LinkSwitch-3 為基礎的電源供應器設計印刷電路板時，一定要遵循以下準則。圖 30 給出了不正確的佈局設計範例。

單點接地

請在用於 LinkSwitch-3 源極接腳和偏壓繞組迴線之輸入濾波電容器的負端使用單點 (Kelvin) 連接。這樣可藉由將突波電流從偏壓繞組直接傳回至輸入濾波電容，提高承受突波的能力。

旁路 (BP) 電容器

BYPASS 接腳電容器應該盡可能接近源極接腳和 BYPASS 接腳。

回授電阻器

將回授電阻器直接放置在 LinkSwitch-3 裝置的回授接腳上。這樣可將雜訊耦合降至最低。

散熱考量

與源極接腳相連接的銅區域可為 LinkSwitch-3 提供散熱。樂觀估計，LinkSwitch-3 將消耗 10% 的輸出功率。提供足夠大的銅區域讓源極接腳的溫度維持在 110 °C 以下。只有在設計中可接受 ±10% 以上的

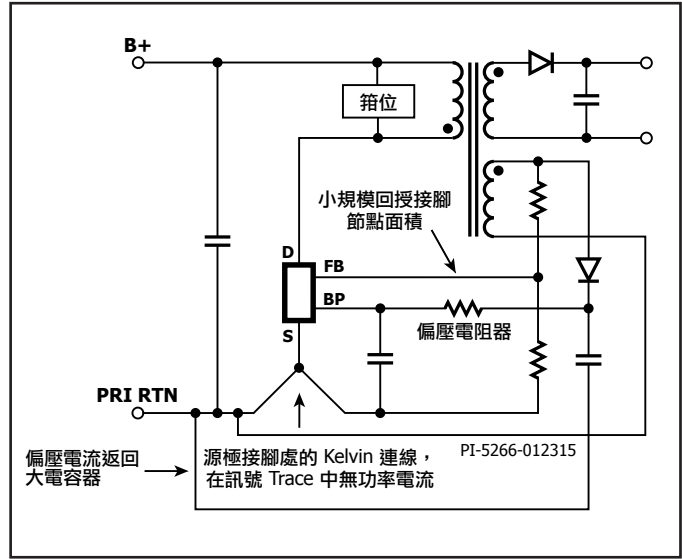


圖 28. 建議佈局的示意圖。

輸出電流 (CC) 公差時，才允許更高的溫度。在此情況下，建議源極接腳的最高溫度低於 110 °C，以便為不同零件的  $R_{DS(ON)}$  變化提供餘裕。應始終避免使用小範圍的銅區域進行散熱。

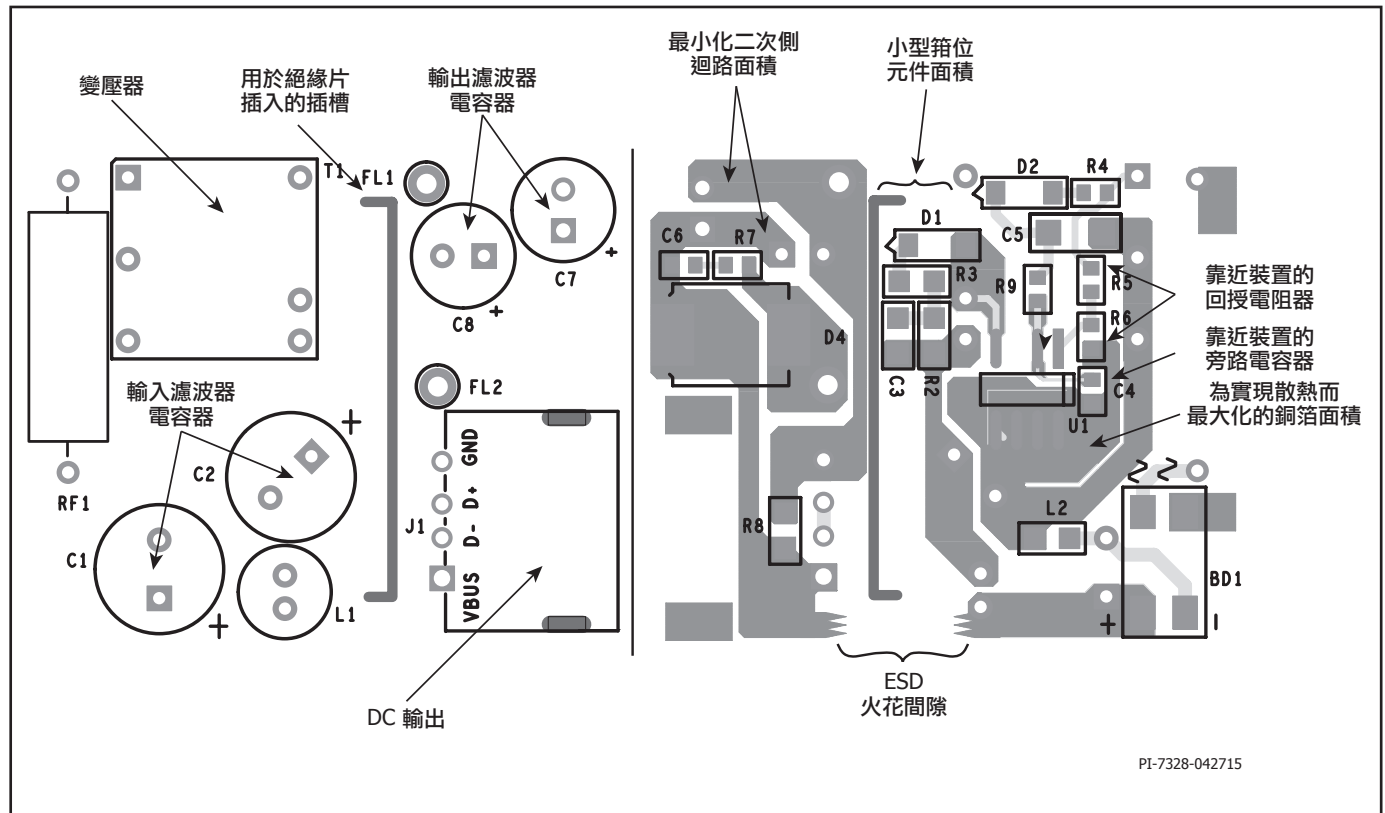


圖 29. PCB (左上) (右下) 佈局範例，其中顯示了使用 P 封裝的 10 W 設計。

### 二次側迴路面積

若將反射 Trace 電感和 EMI 最小化，應將連接二次側繞組的迴路面積、輸出二極體與輸出濾波器電容最小化。此外，應在二極體的陽極與陰極端子處提供足夠的銅箔，以進行散熱。在靜態陰極端子處提供更大的區域。大的陽極區域可能會增加高頻輻射 EMI。

### 靜電放電火花間隙

沿著絕緣屏障放置 Trace，以構成火花間隙的電極。二次側上的另一個電極則由輸出節點構成。火花間隙會將 ESD 能源從二次側導回至 AC 輸入。從 AC 輸入到火花間隙電極的 Trace 應與其他 Trace 隔開，以避免在其他節點上發生電弧導致電路損壞。

### 汲極箝位最佳化

LinkSwitch-3 會感測一次側上的回授繞組以調節輸出。回授繞組上的電壓是內部 MOSFET 關閉時二次側繞組電壓的反映。因此，任何漏電感產生的振盪都會影響輸出調節。將汲極箝位最佳化，可將高頻率振盪降至最低，以提供最佳的調節。圖 31 所示為理想的汲極電壓波形。將此與圖 32 所示的由於漏電感產生的振盪而發生的大規模下衝進行比較。此振盪及其效應會降低輸出電壓調節效能。若要降低此振盪 (以及其可能導致的下衝)，請調整與箝位二極體串聯之電阻器 (圖 16 中的 R3) 的值。

### 快速設計檢查清單

如同一切電源供應器設計，請實際驗證您的 LinkSwitch-3 設計，以確保在最差條件下不會超出元件規格。

強烈建議至少要進行以下測試：

1. 最大汲極電壓 – 確認在最高輸入電壓和最高輸出功率條件下， $V_{DS}$  不會超過 680 V。
2. 最大汲極電流 – 在最高環境溫度、最大輸入電壓和最大輸出負載條件下，觀察啟動時的汲極電流波形，查看是否有變壓器飽和的任何徵兆以及過大的上升邊緣 (leading edge) 電流突波。LinkSwitch-3 的上升邊緣遮蔽 (leading edge blanking) 時間為 170 ns，可防止開啟週期過早終止。
3. 散熱檢查 – 在最高輸出功率，最小和最大輸入電壓及環境溫度下，確認 LinkSwitch-3、變壓器、輸出二極體和輸出電容器未超出溫度規格。不同零件的 LinkSwitch-3  $R_{DS(ON)}$  有所差異 (如產品規格型錄中所指定)，因此應留有足夠的散熱餘裕。為確保 10% 的 CC 公差，建議最大源極接腳溫度為 110°C。

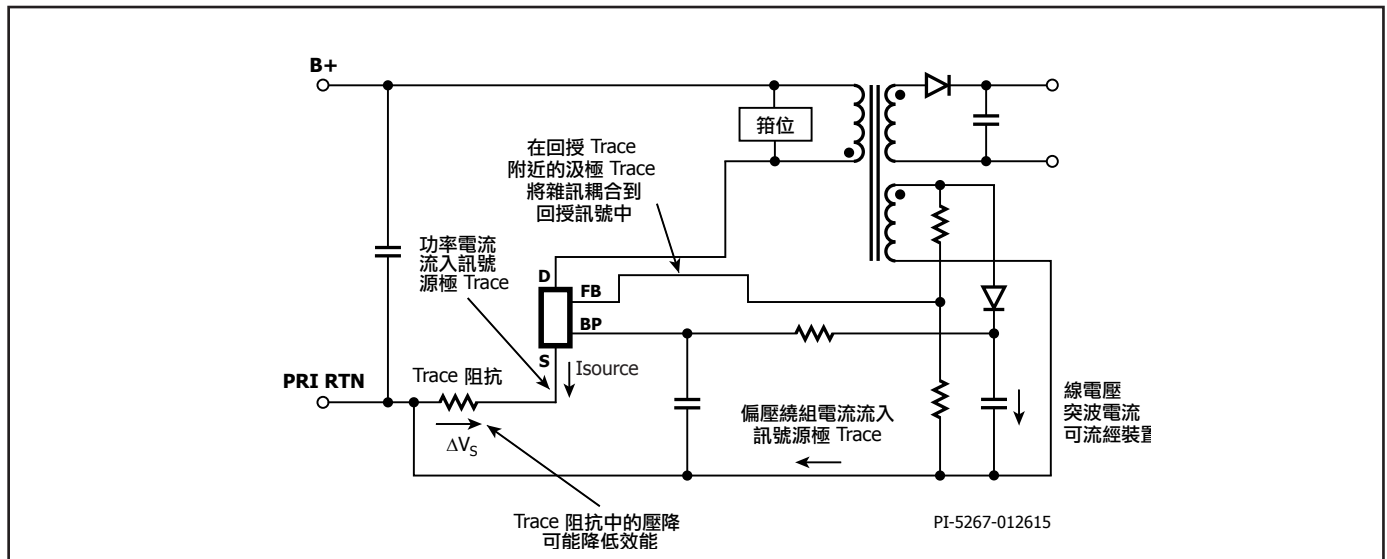


圖 30. 佈局不當引起的電氣影響示意圖。

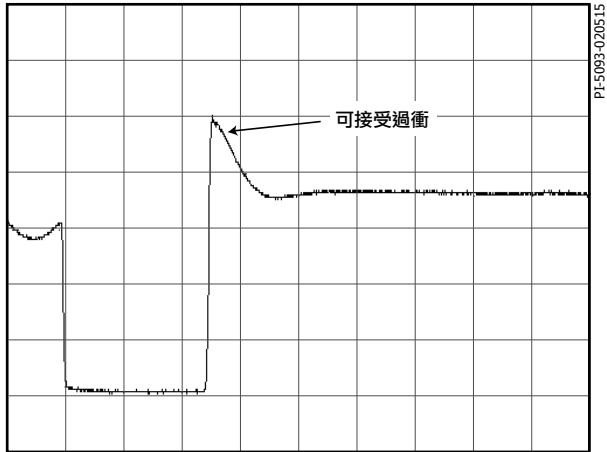


圖 31. 所需的汲極電壓波形。

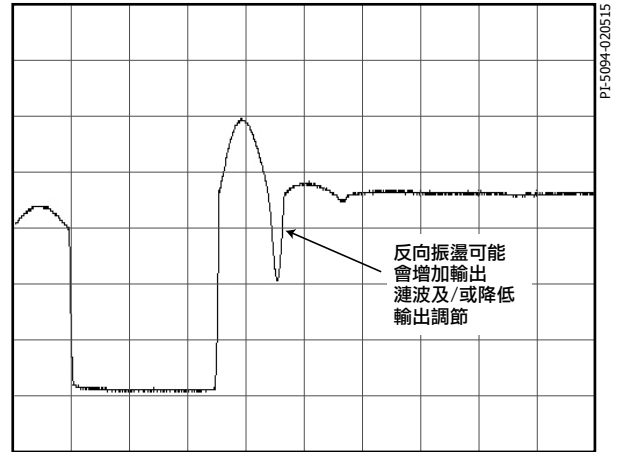


圖 32. 不希望的汲極電壓波形。

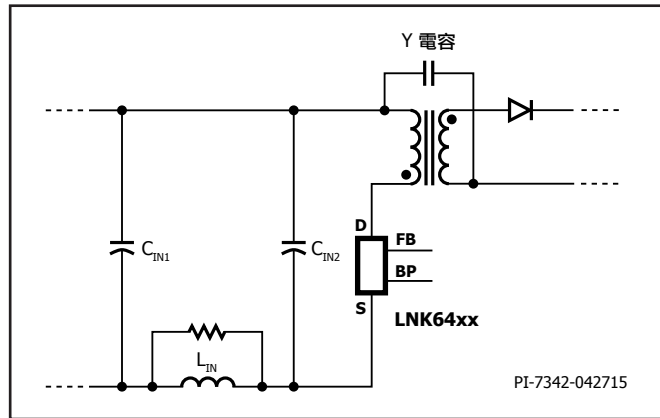


圖 33. 使用 Y 電容器時輸入電感器的正確位置。

# 附註

修訂	附註	日期
A	初始版本。	04/15
B	各種文本更正。	04/19

### 如需最新更新，請瀏覽我們的網站：[www.power.com](http://www.power.com)

Power Integrations 保有隨時對其產品進行變更以提升可靠性或可製造性的權利。Power Integrations 對因使用此處所述的任何裝置或電路所造成的損失概不負責。Power Integrations 在本文中不提供任何保證，並明確否認所有保證，包括但不限於對適售性、特定目的之適用性以及不侵犯第三方權利的默示保證。

### 專利資訊

Power Integrations 的一項或多項美國及國外專利 (或可能正在申請的美國及國外專利) 可能涵蓋本文件中所示的產品和應用 (包括產品外部的變壓器結構和電路)。www.power.com 上提供了 Power Integrations 專利的完整清單。Power Integrations 將某些特定專利授權給客戶，詳情請參閱 www.power.com/ip.htm。

### 生命支援政策

未經 Power Integrations 總裁明確的書面許可，不可將 Power Integrations 產品用作生命支援裝置或系統的關鍵元件。具體說明如下：

1. 生命支援裝置或系統係指 (i) 透過外科手術植入人體的裝置，或 (ii) 支援或維持生命的裝置，以及 (iii) 根據合理推斷，遵循使用指示正確使用而無法正常執行功能時，會導致使用者重大傷害或死亡的裝置。
2. 關鍵元件係指生命支援裝置或系統中，根據合理推斷，無法正常執行功能時會導致生命支援裝置或系統出現故障，或是影響其安全或有效性的任何元件。

Power Integrations、Power Integrations 標誌、CAPZero、ChiPhy、CHY、DPA-Switch、EcoSmart、E-Shield、eSIP、eSOP、HiperPLC、HiperPFS、HiperTFS、InnoSwitch、功率轉換技術的創新、InSOP、LinkSwitch、LinkZero、LYTSwitch、SENZero、TinySwitch、TOPSwitch、PI、PI Expert、SCALE、SCALE-1、SCALE-2、SCALE-3 和 SCALE-iDriver 均為 Power Integrations, Inc. 的商標。其他商標為其各自公司之財產。©2019, Power Integrations, Inc.

### Power Integrations 全球銷售支援地點

#### 全球總部

5245 Hellyer Avenue  
San Jose, CA 95138, USA  
總機：+1-408-414-9200  
客戶服務：  
全球：+1-65-635-64480  
美洲：+1-408-414-9621  
電子郵件：usasales@power.com

#### 中國 (上海)

中國上海漕溪北路 88 號  
聖愛廣場 2410 室  
郵遞區號：200030  
電話：+86-21-6354-6323  
電子郵件：chinasales@power.com

#### 中國 (深圳)

中國深圳南山區科技南八道 2 號路豪  
威大廈 17 樓，  
郵遞區號：518057  
電話：+86-755-8672-8689  
電子郵件：chinasales@power.com

#### 德國 (AC-DC/LED 銷售)

Einsteinring 24  
85609 Dornach/Aschheim  
Germany  
電話：+49-89-5527-39100  
電子郵件：eurossales@power.com

#### 德國 (閘極驅動器銷售)

HellwegForum 1  
59469 Ense  
Germany  
電話：+49-2938-64-39990  
電子郵件：  
igbt-driver.sales@power.com

#### 印度

#1, 14th Main Road  
Vasanthanagar  
Bangalore-560052 India  
電話：+91-80-4113-8020  
電子郵件：indiasales@power.com

#### 義大利

Via Milanese 20, 3rd.Fl.  
20099 Sesto San Giovanni (MI) Italy  
電話：+39-024-550-8701  
電子郵件：eurossales@power.com

#### 日本

Yusen Shin-Yokohama 1-chome Bldg.  
1-7-9, Shin-Yokohama, Kohoku-ku  
Yokohama-shi,  
Kanagawa 222-0033 Japan  
電話：+81-45-471-1021  
電子郵件：japansales@power.com

#### 韓國

RM 602, 6FL  
Korea City Air Terminal B/D, 159-6  
Samsung-Dong, Kangnam-Gu,  
Seoul, 135-728, Korea  
電話：+82-2-2016-6610  
電子郵件：koreasales@power.com

#### 新加坡

51 Newton Road  
#19-01/05 Goldhill Plaza  
Singapore, 308900  
電話：+65-6358-2160  
電子郵件：  
singaporesales@power.com

#### 台灣

台灣台北市內湖區1  
318 號 5 樓  
郵遞區號：11493  
電話：+886-2-2659-4570  
電子郵件：  
taiwansales@power.com

#### 英國

Building 5, Suite 21  
The Westbrook Centre  
Milton Road  
Cambridge  
CB4 1YG  
電話：+44 (0) 7823-557484  
電子郵件：eurossales@power.com